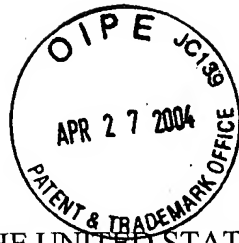


03500.017706



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:	)	
	:	
TOSHIKO MORII, ET AL.	)	Group Art Unit: Not Yet Assigned
	:	
Application No.: 10/705,860	)	
	:	
Filed: November 13, 2003	)	
	:	
For: IMAGE PICKUP APPARATUS,	)	
RADIATION IMAGE PICKUP	:	
APPARATUS AND RADIATION	)	
IMAGE PICKUP SYSTEM	:	April 26, 2004

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENT

Sir:

In support of Applicants' claim for priority under 35 U.S.C. § 119, enclosed is  
a certified copy of the following foreign application:

Japan 2002-329653, filed November 13, 2002.

Applicants' undersigned attorney may be reached in our Costa Mesa,  
California office by telephone at (714) 540-8700. All correspondence should continue to be  
directed to our address given below.

Respectfully submitted,

  
Attorney for Applicants

Registration No. 32622

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

CA\_MAIN 79857v1

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 2 年 1 1 月 1 3 日  
Date of Application:

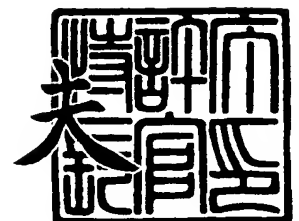
出 願 番 号            特 願 2 0 0 2 - 3 2 9 6 5 3  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 2 - 3 2 9 6 5 3 ]

出      願      人            キヤノン株式会社  
Applicant(s):

2 0 0 3 年 1 2 月    2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 226689

【提出日】 平成14年11月13日

【あて先】 特許庁長官 殿

【国際特許分類】 G01T 1/24

【発明の名称】 放射線検出装置

【請求項の数】 1

【発明者】

    【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

    【氏名】 森井 稔子

【発明者】

    【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

    【氏名】 渡辺 実

【発明者】

    【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社  
社内

    【氏名】 森下 正和

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キヤノン株式会社

    【代表者】 御手洗 富士夫

【代理人】

    【識別番号】 100065385

    【弁理士】

    【氏名又は名称】 山下 穰平

    【電話番号】 03-3431-1831

## 【選任した代理人】

【識別番号】 100122921

【弁理士】

【氏名又は名称】 志村 博

【電話番号】 03-3431-1831

## 【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0213163

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 放射線検出装置

【特許請求の範囲】

【請求項 1】 第一の半導体層を含むスイッチ素子と、第二の半導体層を含む変換素子と、該スイッチ素子に接続された駆動配線及び該変換素子に接続された信号配線とを有する放射線検出装置であって、

前記変換素子は、前記駆動配線と前記スイッチ素子の電極、及び前記信号配線とが重ならない部分に、開口が形成されていることを特徴とする放射線検出装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、医療用 X 線カメラや分析装置、非破壊検査装置などに用いられる放射線検出装置に関するものである。

【0 0 0 2】

【従来の技術】

近年、医療用 X 線カメラにおいて、フィルムを用いた撮像方式からデジタル画像撮像方式へと急速に移行しつつある。デジタル方式では画像処理が可能となるため診断精度を向上させることができる。また現像の必要がないため撮影間隔を短くでき、集団検診等で効率よく撮影することができる。

【0 0 0 3】

デジタル方式のセンサー部は、放射線を可視光に変換しその可視光を電荷に変換する間接方式と、X 線を直接電荷に変換する直接方式とがある。間接方式では、放射線を可視光に変換する変換層と光検出素子、及び T F T (Thin Film Transistor: 薄膜トランジスタ) が対となりセンサー部を構成しており、また、直接方式では放射線検出素子と T F T とが対となりセンサー部を構成している。

【0 0 0 4】

例えば、特許文献 1 や特許文献 2 では、第一の高抵抗半導体層を含む T F T を形成し、その上に第二の高抵抗半導体層を含む検出素子を形成する構造が記載さ

れている。

#### 【0 0 0 5】

従来このような医療用デジタル X 線カメラでは、フィルムと同等のサイズ、及び解像度を得るために、数百ミクロン角の画素を数百万個配置(高精彩)し、数十 cm 角(大面積)の放射線検出装置を使用しており、製造工程では、ある確率でパーティクルやプロセス不具合による配線ショートや、断線等の欠陥が発生している。

#### 【0 0 0 6】

そこで、現在パネルメーカーでは欠陥の少ない工程管理、プロセス開発を行うとともに、リペア技術を用いて製造を行っている。

#### 【0 0 0 7】

具体的にリペア技術とは、欠陥画素にレーザーを照射し金属及び半導体層を溶解し、欠陥画素を電氣的に切断するものである。各欠陥の種類によって、切断箇所は様々であるが、T F T 領域、またはバイアス配線と T F T 駆動配線とが交差する領域で、T F T 駆動配線、ソース・ドレイン電極、信号配線、バイアス配線などさまざまな場合が考えられる。電氣的に切断された画素の座標は、デジタル X 線カメラのシステムに記憶され、周囲の画素データを用いて、データ補間する画像処理が一般に行われている。

#### 【0 0 0 8】

##### 【特許文献 1】

米国特許第 5, 498, 880 号明細書

##### 【特許文献 2】

米国特許第 5, 619, 033 号明細書

#### 【0 0 0 9】

##### 【発明が解決しようとする課題】

一般にレーザーによるリペアでは、レーザー照射部分に複数の金属膜が存在すると、条件によっては、溶解時にそれらの金属が互いにショートするため、リペアを行うことが困難となる。特に上述したような特許文献 1、特許文献 2 の構造においては、リペアを行う T F T 領域上面に光検出素子の下電極が存在するため

、リペアを行うと T F T を構成する電極や配線と前記光検出素子の下電極がショートするため欠陥部の電气的分離が困難である。

#### 【 0 0 1 0 】

また、更に切断すべき配線上に金属膜や厚膜の高抵抗半導体層が存在している場合には、切断の加工精度が低下したり、場合によっては切断自体ができないといった不具合も発生する恐れがある。

#### 【 0 0 1 1 】

以上述べたように、スイッチ素子と光検出素子の高抵抗半導体層を別の層で作成した場合に、好適なりペアを行う構成に関しては更に検討の余地がある。

#### 【 0 0 1 2 】

本発明は、このような従来の事情を考慮してなされたもので、リーク等の欠陥が発生しても、欠陥部分のレーザーリペアによる加工を安定して行うことが可能となり、生産歩留まりの高い放射線検出装置を提供することを目的とする。

#### 【 0 0 1 3 】

##### 【課題を解決するための手段】

上記問題点を解決するための手段としては、少なくとも、第一の高抵抗半導体層を含む T F T とその上部に第二の高抵抗半導体層を含む光検出素子を形成してなる放射線検出装置において、T F T 領域において少なくとも T F T 駆動配線と T F T ソース・ドレイン電極、及び信号配線とが重ならない部分の各配線上面には、光電変換素子の電極を配置しない、または第二の高抵抗半導体層の膜厚を光検出素子部分よりも薄膜化する、または除去するなどにより、開口を持たせることが必要である。

#### 【 0 0 1 4 】

そこで、本発明に係る放射線検出装置は、第一の半導体層を含むスイッチ素子と、第二の半導体層を含む変換素子と、該スイッチ素子に接続された駆動配線及び該変換素子に接続された信号配線とを有する放射線検出装置であって、前記変換素子は、前記駆動配線と前記スイッチ素子の電極、及び前記信号配線とが重ならない部分に、開口が形成されていることを特徴とする。

#### 【 0 0 1 5 】



本発明によれば、欠陥部分のレーザーリペアによる加工を安定して行うことが可能となり、生産歩留まりが向上するものである。

#### 【0 0 1 6】

##### 【発明の実施の形態】

##### [第一の実施形態]

本実施形態では、スイッチ素子としてT F T、変換素子としてP I N型フォトダイオードからなる光検出素子（光電変換素子）とから構成される画素を用いた放射線検出装置の例を図1～図4を用いて説明する。

#### 【0 0 1 7】

本実施形態の模式的等価回路図を図1に示す。図1において、T F T1の共通の駆動配線（T F T駆動配線）201は、T F T1のON、OFFを制御するゲートドライバ2に接続されている。さらにT F T1のソース・若しくはドレイン電極は、共通の信号配線203に接続されており、信号配線203は、アンプI C3に接続されている。また、光検出素子4を駆動するバイアス配線204は、共通電極ドライバ5に接続されている。

#### 【0 0 1 8】

図2、図3に本実施形態の模式的断面図を示す。図2は、T F T1に対応する領域を除いて金属膜及びn型半導体層を形成した例、図3は、さらに第二の高抵抗半導体層及びp型半導体層においても、T F T1に対応する領域を除いて形成した例である。

#### 【0 0 1 9】

図2、図3を用いて本実施形態による放射線検出装置の層構成の一例を説明する。まずガラス基板100上に第一の導電層101（例えばAlNd/Mo 2500Å）をスパッタリング法により成膜、T F T駆動配線を形成し、その上に第一の絶縁層102（例えばSiN 3000Å）、第一の高抵抗半導体層103（例えばa-Si 500Å）、第二の絶縁層（チャネル保護）104（例えばSiN2000Å）をCVD法により連続成膜し、裏面露光とマスク露光により形成したレジスト像で第二の絶縁層（チャネル保護）104、T F Tのチャネル上及びT F T駆動配線上にのみ残るようにエッチングする。

#### 【0 0 2 0】

ここで T F T は転送能力向上と、T F T 部の信号配線側電極と T F T 駆動配線の重なりにより発生する寄生容量を低減するために、裏面露光を用いエッチストッパー型の T F T を形成するのが好ましい。

#### 【 0 0 2 1 】

続いて C V D 法によりオーミックコンタクト層 105 (例えば a-Si (n+) 200Å) を、スパッタリング法により第二の導電層 106 (例えば AlNd/Mo 4000Å) を成膜し、ウェットエッチング法で T F T の各ソース、ドレイン電極及び信号配線を形成し、引き続き同レジスト像を用いドライエッチングにより、オーミックコンタクト層 105 のソース・ドレイン分離、及び第一の高抵抗半導体層 103 をエッチングし、素子分離を行う。

#### 【 0 0 2 2 】

次に平坦化膜として第三の絶縁層 107 (例えば有機膜 B C B (ベンゾシクロブテン) や P I (ポリイミド) ) を形成し、コンタクトホールを各 T F T の光検出素子の一方の電極と接続される側の電極上に形成する。引き続き第三の導電層 108 (例えば AlNd/Mo 2000Å) をスパッタリング法により成膜し、T F T と接続し、且つ光検出素子の下電極 (画素電極) を形成する。

#### 【 0 0 2 3 】

光検出素子の下電極は、T F T 領域の T F T 駆動配線と T F T のソース・ドレイン電極、信号配線の上面を除いて形成される。

#### 【 0 0 2 4 】

その後、図 2 に示すように第一の n 型半導体層 109 のみを画素分離する場合は、第一の n 型半導体層 109 (例えば a-Si (N) 1000Å) を成膜した後で、一度画素分離を行い、続いて第二の高抵抗半導体層 110 (例えば a-Si 5000Å)、第一の p 型半導体層 111 (例えば a-Si (P) 1000Å) の 2 層を CVD 法により連続成膜する。さらにスパッタリング法により第四の導電層 112 (例えば Mo/Al/Mo 4000Å) を成膜し、光検出素子のバイアス配線を形成する。

#### 【 0 0 2 5 】

更に、T F T 領域上面の第二の半導体層 110 は、p 型半導体層 111 の画素分離後、引き続きハーフエッチングにより薄膜化すれば、レーザーリペアによる加工性

が安定して更に好ましい。続いて保護層113(例えばSiNと有機膜)を形成し、電気検査を行い、欠陥部分のレーザーリペアを施す。その後本実施形態では不図示であるが蛍光体層を放射線の入射面に形成する。

#### 【0026】

また、図3に示すように画素分離をn型半導体層109だけではなく、第2の高抵抗半導体層110、p型半導体層111を含めて行なうことも可能である。この場合にも、光検出素子の下電極は、TFT駆動配線とTFTのソース・ドレイン電極、信号配線の上面を除いて形成する。そしてn型半導体層109(例えばa-Si(N) 1000Å)、第二の高抵抗半導体層110(例えばa-Si 5000Å)、p型半導体層111(例えばa-Si(P) 1000Å)をCVD法により連続成膜する。さらにスパッタリング法により第四の導電層112(例えばMo/Al/Mo 4000Å)を成膜し、光検出素子のバイアス配線を形成する。そして第一のp型半導体層109、第二の高抵抗半導体層110、第一のn型半導体層111からなる光検出素子が、少なくともTFT領域のTFT駆動配線とTFTのソース・ドレイン電極、信号配線の重ならない部分の上面にかからないようにドライエッチング法を用いて膜を除去している。

#### 【0027】

次に、リペア方法について説明する。このリペア方法は、図3の模式的断面図に示すようなTFT領域の上にある金属膜と、第二の高抵抗半導体層を除いて形成した構成を用いて説明する。

#### 【0028】

図4において、1はTFT、9は光検出素子の下電極、10はコンタクトホール、203は信号配線、201はTFT1の駆動配線、204はバイアス配線であり、11はリペアのイメージ、12は欠陥(異物によるリーク)のイメージである。

#### 【0029】

光検出素子のリークや、TFT1のリーク、信号配線203とTFT駆動配線201間のリークなどの欠陥リペアでは、各信号配線203、TFT駆動配線201、バイアス配線204を電氣的に分断するために、主にTFT領域で配線の切断を行うのが好ましい。

#### 【0030】

TFT駆動用配線201は、1ライン中一箇所断線が起こっても、両側にゲートドライバを配置することで、問題は無い。同様にバイアス配線204も冗長配線等を設けることにより両側から接続(全ライン接続)することで、問題は無い。

#### 【0031】

これに対して信号配線203を切断すると信号処理に支障をきたす、もしくは処理が複雑になるので本実施形態では信号配線203以外を切断し、リペアする例を挙げる。

#### 【0032】

上述したようにレーザーによるリペアでは、レーザー照射部分に複数の金属膜が存在すると、条件によっては、溶解時にそれらの金属がショートするため、2つ以上の配線が重ならない部分でリペアをするのが好ましく、リペアを行なう配線部分に金属膜(第三の導電層)や厚膜のSi膜(第二の高抵抗半導体層)が存在していると、切断の加工精度が低下したり、切断できなかったりといった不具合が発生する。

#### 【0033】

本実施形態では安定したリペアを行うために、図4中の太線(光検出素子の下電極9)と破線(第二の高抵抗半導体層の配置領域)で示すようにTFT領域の上面に開口を持たせている。

#### 【0034】

また、図4では第二の高抵抗半導体層をTFT領域以外でも開口させ、素子毎に分離する形状となっているが、光検出素子の下電極とn型半導体層が画素分離されていれば、第二の高抵抗半導体層とp型半導体層はTFT領域のみの開口であって、画素画素間は接続されていても構わない。

#### 【0035】

また図4に示すように、画素電極よりも高抵抗半導体層の形成エリアを広くしておけば、よりショートする確率が小さくなり好ましい。

#### 【0036】

本実施形態によれば、少なくとも、第一の高抵抗半導体層を含むTFTと第二の高抵抗半導体層と電極を含む光検出素子とを含む画素を複数有する放射線検出

装置であって、光検出素子の素子内ショートや、T F Tショート等に代表される欠陥部分のレーザーリペアによる加工が安定する。

#### 〔第二の実施形態〕

本実施形態では、スイッチ素子としてT F T、変換素子としてMIS型光検出素子を形成した放射線検出装置の例を図5～図14を用いて説明する。

#### 【0037】

図5は本実施形態の模式的等価回路図である。図5において、T F T1の共通の駆動配線201はT F T1のON、OFFを制御するゲートドライバ2に接続されている。さらにT F T1のソース・若しくはドレイン電極は、共通の信号配線203に接続されており、その信号配線203はアンプI C3に接続されている。また、光検出素子4を駆動するバイアス配線204は、共通電極ドライバ5に接続されている。

#### 【0038】

被検体に向けて入射された放射線は、被検体により減衰を受けて透過し、蛍光体層で可視光に変換され、この可視光が光検出素子4に入射し、電荷に変換される。この電荷は、ゲートドライバ2より印加されるゲート駆動パルスによりT F T1を介して信号配線203に転送され、アンプI C3により外部に読み出される。その後、光検出素子4の駆動用バイアス線204により、光検出素子4で発生し転送されきれなかった電荷が除去され、この動作をリフレッシュと呼ぶ。

#### 【0039】

図6～図8に本実施形態の模式的断面図を示す。図6は、T F T領域上面の金属膜を除いて形成した例、図7は、さらにT F T領域上面の透明導電膜・第二のオーミックコンタクト層・第二の高抵抗半導体層・第四の絶縁層を除いて形成した例である。

#### 【0040】

図8は、T F T領域上面の金属膜を除いて形成し、さらにソース・ドレイン間のアクティブ領域（チャネル）を除きT F T駆動配線とソース・ドレイン電極が重ならない部分で、透明導電膜・第二のオーミックコンタクト層・第二の高抵抗半導体層・第四の絶縁層を除いて形成した例である。

**【 0 0 4 1 】**

図 6 ～図 8 を用いて本実施形態による放射線検出装置の層構成の一例を説明する。まずガラス基板 100 上に第一の導電層 101 (例えば AlNd/Mo 2500Å) をスパッタリング法により成膜、T F T 駆動配線を形成し、その上に第一の絶縁層 102 (例えば SiN 3000Å)、第一の高抵抗半導体層 103 (例えば a-Si 500Å)、第二の絶縁層 (チャネル保護) 104 (例えば SiN2000Å) を CVD 法により連続成膜し、裏面露光により形成したレジスト像で第二の絶縁層 (チャネル保護) 104 を T F T 駆動配線上にのみ残るようにエッチングする。

**【 0 0 4 2 】**

ここで T F T は、転送能力向上と、T F T 部の信号配線側電極と T F T 駆動配線の重なりにより発生する寄生容量を低減するために、裏面露光を用いエッチストップパー型の T F T を形成している。

**【 0 0 4 3 】**

続いて CVD 法により第一のオーミックコンタクト層 105 (例えば a-Si (n+) 200Å) を、スパッタリング法により第二の導電層 106 (例えば AlNd/Mo 4000Å) を成膜し、ウエットエッチング法で T F T の各ソース、ドレイン電極及び信号配線を形成し、引き続き同レジスト像を用いドライエッチングにより、第一のオーミックコンタクト層 105 のソース・ドレイン分離、及び第一の高抵抗半導体層 103 をエッチングし、素子分離を行う。

**【 0 0 4 4 】**

次に平坦化膜として第三の絶縁層 107 (例えば有機膜 B C B (ベンゾシクロブテン) や P I (ポリイミド)) を形成し、コンタクトホールを光検出素子の一方の電極に接続される各 T F T の電極上に形成する。引き続き第三の導電層 108 (例えば AlNd/Mo 2000Å) をスパッタリング法により成膜し、T F T と接続し、且つ光検出素子の下電極を形成する。

**【 0 0 4 5 】**

光検出素子の下電極は、図 6 ～図 8 のように T F T 領域の T F T 駆動配線と T F T のソース・ドレイン電極、信号配線の上面を除いて形成する。

**【 0 0 4 6 】**

そして第四の絶縁層115(例えばSiN 2000Å)、第二の高抵抗半導体層110(例えばa-Si 5000Å)、第二のオーミックコンタクト層116(例えばa-Si(n+) 500Å)をCVD法により連続成膜する。さらにスパッタリング法により第四の導電層112(例えばMo/Al/Mo 4000Å)を成膜し、光検出素子のバイアス配線を形成する。

#### 【0047】

さらに光検出素子の上電極として、透明導電膜117(例えばITO 300Å)をスパッタリング法により成膜する。これによって図6に示した構成の放射線検出装置が完成する。

#### 【0048】

また本実施形態の別態様としては、図7で示すように、第二のオーミックコンタクト層116、第二の高抵抗半導体層110、第四の絶縁層115も光検出素子の下電極に対応して形成しても良い。透明導電膜117と第四の絶縁層115、第二の高抵抗半導体層110、第二のオーミックコンタクト層116の全てが、少なくともTFT領域のTFT駆動配線とTFTのソース・ドレイン電極、信号配線が重ならない部分の上面にかからないようにウエット、及びドライエッチング法を用いて膜を除去している。

#### 【0049】

また、TFT領域上面の第四の絶縁層115は残しても構わないし、第二の高抵抗半導体層110はハーフエッチングで止め薄膜化することによっても、レーザーリペア時の加工が安定する。

#### 【0050】

さらに、図8に示すように、TFT領域で、ソース・ドレイン間のアクティブ領域のみ、透明電極層117・第二のオーミックコンタクト層116・第二の高抵抗半導体層110・第四の絶縁層115を残した場合は、図6、図7と同様にレーザーリペアの加工が安定して行えると共に、TFTソース・ドレイン間のアクティブ領域に光吸収率の高い第二の高抵抗半導体層110を厚いまま残すことで、TFTの光によるリーク量(ノイズ)が低減し性能が向上し更に好ましい。

#### 【0051】

続いて保護層113(例えばSiNと有機膜)を形成し、電気検査を行い、欠陥部分の

レーザーリペアを施す。その後本実施例では不図示であるが蛍光体層を放射線の入射面に形成する。

#### 【0052】

次にリペア方法について説明する。図7に示すようなTF T領域の上にある金属膜も、第二の高抵抗半導体層も除いて形成した構成を用いて説明する。

#### 【0053】

図9～図14において、1はTF T、9は光検出素子の下電極、10はコンタクトホール、203は信号配線、201はTF T1の駆動配線、204はバイアス配線であり、11はリペアのイメージ、012は欠陥(異物によるリーク)のイメージである。

#### 【0054】

光検出素子のリークや、TF T1のリーク、信号配線203とTF T駆動配線201間のリークなどの欠陥リペアでは各信号配線203、TF T駆動配線201、バイアス配線204を電氣的に分断するために、主にTF T領域で配線の切断を行うのが好ましい。

#### 【0055】

TF T駆動用配線201は1ライン中1箇所断線が起ころっても、両側にゲートドライバを配置することで、問題は無い。同様にバイアス配線204も冗長配線等を設けることにより両側から接続(全ライン接続)することで、問題は無い。

#### 【0056】

これに対して信号配線203を切断すると信号処理に支障をきたす、もしくは処理が複雑になるので本実施形態では信号配線203以外を切断し、リペアする例を挙げる。

#### 【0057】

上述したようにレーザーによるリペアでは、レーザー照射部分に複数の金属膜が存在すると、条件によっては、溶解・蒸発時にそれらの金属がショートするため、2つ以上の配線が重ならない部分でリペアをするのが好ましく、リペアを行なう配線部分に金属膜(第三の導電層)や厚膜のSi膜(第二の高抵抗半導体層)が存在していると、切断の加工精度が低下したり、切断できなかったりといった不具合が発生する。



**【 0 0 5 8 】**

本実施形態では安定したリペアを行うために、図 9 ～図 1 4 中の太線(光検出素子の下電極9)と破線(第二の高抵抗半導体層の配置領域)で示すように T F T 領域のリペア箇所(複数の配線が重ならない領域)上面に開口を持たせている。

**【 0 0 5 9 】**

図 9 では、光検出素子の下電極9は、T F T 領域が開口し、またそれによって同時に画素分離を行い、その後の第二の高抵抗半導体層は画素ごとの分離は行わず、T F T 領域で T F T 駆動配線201とソース・ドレイン電極、信号配線203とが重ならない最小の領域のみ、開口するように形成している。

**【 0 0 6 0 】**

これにより、光検出素子のリーク、T F T 1 のリーク、信号配線203と T F T 駆動配線201のクロス部リーク等の欠陥が発生した際に、T F T 駆動配線201、及びソース・ドレイン電極の切断を行う。

**【 0 0 6 1 】**

図 1 0 では、光検出素子の下電極9、第二の高抵抗半導体層ともに、T F T 領域が開口するように形成し、さらにバイアス配線204と T F T 駆動配線201との交差部分も開口部となるようにしている。

**【 0 0 6 2 】**

これにより光検出素子のリーク、T F T 1 のリーク、信号配線203と T F T 駆動配線201のクロス部リーク、さらにバイアス配線204と T F T 駆動配線201のクロス部リーク等の欠陥が発生した際に、T F T 駆動配線201、及びソース・ドレイン電極、バイアス配線204の切断を行う。

**【 0 0 6 3 】**

図 1 1 では、光検出素子の下電極9と、少なくとも第二の高抵抗半導体層を配置した配置領域とともに、T F T 領域が開口するように形成し、さらに T F T ソース・ドレイン電極や信号配線203、T F T 駆動配線201の一部の線幅を細く形成することで、レーザーの照射領域を狭め、リペアをより精度よく行えるようにしている。

**【 0 0 6 4 】**

図12に示すようにTF T駆動配線201上にTF T1を形成してもよい。

【0065】

図13は、TF T1をチャネルエッチ型とした場合の形状である。ここでは光検出素子の下電極9と、少なくとも第二の高抵抗半導体層を配置した配置領域とともに、TF T領域が大きく開口するが、図9～図11と同様に、最低限の領域のみを開口させても構わない。

【0066】

これにより、光検出素子のリーク、TF T1のリーク、信号配線203とTF T駆動配線201のクロス部リーク等の欠陥が発生した際に、TF T駆動配線201、及びソース・ドレイン電極の切断を行う。

【0067】

図14は、図8に示したようなTF Tソース・ドレイン間のアクティブ領域に少なくとも第二の高抵抗半導体層を残す場合の形状である。ここで残す第二の高抵抗半導体層は、光検出素子とそのまま接続されていても構わないし、光検出素子の下電極9を同様にアクティブ領域に引き伸ばし配置していても構わない。またそれぞれの配線クロス部において、一方の配線をその他の箇所に比べて細く形成している。

【0068】

本実施形態によれば、少なくとも、第一の高抵抗半導体層を含むTF Tとその上面の第二の高抵抗半導体層と電極を含む光検出素子とからなる放射線検出装置において、光検出素子の素子内ショートや、TF Tショート等に代表される欠陥部分のレーザーリペアの加工を、安定して行うことが可能となり、生産歩留まりを向上することができる。

[第三の実施形態]

本実施形態として、平坦化膜無しに金属膜3層を用いてスイッチ素子としてTF Tと、変換素子としてMIS型光検出素子を形成した放射線検出装置の例を図15～図18を用いて説明する。

【0069】

本実施形態の模式的等価回路図は、第二の実施形態の図5と同様である。図1

5、図16に本実施形態による放射線検出装置の模式的断面図を示す。図15は、TF T領域上面の金属膜と、透明導電膜・第二のオーミックコンタクト層第二の高抵抗半導体層がTF Tに対応する領域を除いて形成した例、図16は、TF T領域上面の金属膜と透明導電膜・第二のオーミックコンタクト層はTF Tに対応する領域を除いて形成し、第二の高抵抗半導体層のTF T領域に対応する領域が一部膜厚がその他の箇所に比べて薄膜化している構成の模式的断面図である。

#### 【0070】

図15、図16を用いて本実施形態による放射線検出装置の層構成の一例を説明する。まずガラス基板100上に第一の導電層101(例えばAlNd/Mo 2500Å)をスパッタリング法により成膜、TF T駆動配線201を形成し、その上に第一の絶縁層102(例えばSiN 3000Å)、第一の高抵抗半導体層103(例えばa-Si 500Å)、第二の絶縁層(チャネル保護)104(例えばSiN2000Å)をCVD法により連続成膜し、裏面露光により形成したレジスト像で第二の絶縁層(チャネル保護)104をTF T駆動配線上にのみ残るようにエッチングする。

#### 【0071】

ここでTF Tは転送能力向上と、TF T部の信号配線側電極とTF T駆動配線の重なりにより発生する寄生容量を低減するために、裏面露光を用いエッチストップパー型のTF Tを形成するのが好ましい。

#### 【0072】

続いてCVD法により第一のオーミックコンタクト層105(例えばa-Si(n+)200Å)を、スパッタリング法により第二の導電層106(例えばAlNd/Mo 4000Å)を成膜し、ウェットエッチング法で、光検出素子の下電極とTF Tの各ソース、ドレイン電極及び信号配線を形成し、引き続き同レジスト像を用いドライエッチングにより、第一のオーミックコンタクト層105のソース・ドレイン分離、及び第一の高抵抗半導体層103をエッチングし、素子分離を行う。

#### 【0073】

次に第三の絶縁層107(例えばSiN 2000Å)、第二の高抵抗半導体層110(例えばa-Si 5000Å)、第二のオーミックコンタクト層116(例えばa-Si(n+) 500Å)をCVD法により連続成膜する。さらにスパッタリング法により第三の導電層108(例えばMo

/Al/Mo 4000Å)を成膜し、光検出素子のバイアス配線を形成する。

#### 【0 0 7 4】

さらに光検出素子の上電極として、透明導電膜117(例えばITO 300Å)をスパッタリング法により成膜する。

#### 【0 0 7 5】

そして透明導電膜117と第二のオーミックコンタクト層116・第二の高抵抗半導体層110を、少なくともTFT領域のTFT駆動配線とTFTのソース・ドレイン電極、信号配線が重ならない部分の上面を除いてウェット、及びドライエッチング法を用いて膜を除去して形成している。また、第三の絶縁層までエッチングしても構わない。

#### 【0 0 7 6】

また、図16ではTFT領域上面の第二の高抵抗半導体層を、その他の箇所に比べて薄膜化しており、例えば全てエッチングせずハーフエッチングにより薄膜化したものであり、これによってもレーザーリペアによる加工が安定する。

#### 【0 0 7 7】

続いて保護層113(例えばSiNと有機膜)を形成し、電気検査を行い、欠陥部分のレーザーリペアを施す。その後本実施形態では不図示であるが蛍光体層を放射線の入射面に形成する。

#### 【0 0 7 8】

次にリペア方法について説明する。リペア方法は、図15の模式的断面図に示すようなTFT領域の上にある金属膜も、第二の高抵抗半導体層も除いて形成した構成を用いて説明する。

#### 【0 0 7 9】

図17、図18において、1はTFT、9は光検出素子の下電極、203は信号配線、201はTFT1の駆動配線、204はバイアス配線であり、11はリペアのイメージ、12は欠陥(異物によるリーク)のイメージである。

#### 【0 0 8 0】

光検出素子のリークや、TFT1のリーク、信号配線203とTFT駆動配線201間のリークなどの欠陥リペアでは各信号配線203、TFT駆動配線201、バイアス

配線204を電氣的に分断するために、主にT F T領域で配線の切断を行うのが好ましい。

#### 【 0 0 8 1 】

T F T駆動用配線201は1ライン中一箇所断線が起こっても、両側にゲートドライバを配置することで、問題は無い。同様にバイアス配線204も冗長配線等を設けることにより両側から接続(全ライン接続)することで、問題は無い。

#### 【 0 0 8 2 】

これに対して信号配線203を切断すると信号処理に支障をきたす、もしくは処理が複雑になるので本実施形態では信号配線203以外を切断し、リペアする例を挙げる。

#### 【 0 0 8 3 】

上述したようにレーザーによるリペアでは、レーザー照射部分に複数の金属膜が存在すると、条件によっては、溶解時にそれらの金属がショートするため、2つ以上の配線が重ならない部分でリペアをするのが好ましく、リペアを行なう配線部分に金属膜(第三の導電層)や厚膜のS i膜(第二の高抵抗半導体層)が存在していると、切断の加工精度が低下したり、切断できなかったりといった不具合が発生する。

#### 【 0 0 8 4 】

本実施形態では安定したリペアを行うために、図17、図18中の太線(光検出素子の下電極9)と破線(第二の高抵抗半導体層を配置した配置領域)で示すようにT F T領域のリペア箇所(複数の配線が重ならない領域)上面に開口を持たせている。

#### 【 0 0 8 5 】

図17では光検出素子の下電極9、第二の高抵抗半導体層ともに、T F T領域が大きく開口するように形成し、さらにバイアス配線204とT F T駆動配線201との交差部分にも開口部となるようにしている。

#### 【 0 0 8 6 】

これにより光検出素子のリーク、T F T1のリーク、信号配線203とT F T駆動配線201のクロス部リーク、さらにバイアス配線204とT F T駆動配線201のクロ

ス部リーク等の欠陥が発生した際に、T F T 駆動配線201、及びソース・ドレイン電極、バイアス配線204の切断を行う。

#### 【 0 0 8 7 】

図 1 8 は、T F T 1 をチャンネルエッチ型とした場合の形状である。ここでは T F T 領域が大きく開口するが、最低限、信号配線203と T F T 駆動配線201の重ならない部分のみを開口させても構わない。

#### 【 0 0 8 8 】

これにより、光検出素子のリーク、T F T 1 のリーク、信号配線203と T F T 駆動配線201のクロス部リーク等の欠陥が発生した際に、T F T 駆動配線201、及びソース・ドレイン電極の切断を行う。

#### 【 0 0 8 9 】

本実施形態によれば、少なくとも、第一の高抵抗半導体層を含む T F T とその上面の第二の高抵抗半導体層と電極を含む光検出素子と、からなる放射線検出装置において、光検出素子の素子内ショートや、T F T ショート等に代表される欠陥部分のレーザーリペアによる加工が安定する。

#### [第四の実施形態]

本実施形態として、スイッチ素子として T F T と、変換素子として a-Se に代表される放射線変換素子とを組み合わせた、直接型放射線検出装置の例を図 1 9 ～ 図 2 1 を用いて説明する。

#### 【 0 0 9 0 】

本実施形態による放射線検出装置の模式的等価回路図を図 1 9 に示す。図 1 9 を用いて、本実施例の動作を説明する。被検体に向けて入射された放射線は、被検体により減衰を受けて透過し、放射線検出素子7(例えば a-Se)へ入射する。a-Se に放射線が入ると、光導電効果により入射した放射線エネルギーに応じたプラスとマイナスの電荷が発生する。共通電極ドライバ5からつながるバイアス配線204を用い a-Se の両端に数キロボルトの電圧を印加しておく、発生した電荷は電場に沿って光流として取り出すことができ、放射線検出素子7で発生した電荷は、絶縁基板上に配置した蓄積用コンデンサ8に蓄積される。この蓄積された電荷は、T F T 1 を介して信号配線203に転送され、アンプ I C 3 により外部に読み出

される。

#### 【0091】

またTFT1の共通の駆動配線201は、TFT1のON、OFFを制御するゲートドライバ2に接続されている。

#### 【0092】

図20に本実施形態による放射線検出装置の模式的断面図を示す。図20は、TFT領域上面の金属膜と、第二の高抵抗半導体層を完全に除いて形成した例である。図20を用いて本実施形態による放射線検出装置の層構成を説明する。

#### 【0093】

まずガラス基板100上に第一の導電層101(例えばAlNd/Mo 2500Å)をスパッタリング法により成膜、TFT駆動配線201、及び放射線検出素子用蓄積コンデンサ008の下電極を形成し、その上に第一の絶縁層102(例えばSiN 3000Å)、第一の高抵抗半導体層103(例えばa-Si 500Å)、第二の絶縁層(チャネル保護)104(例えばSiN2 000Å)をCVD法により連続成膜し、裏面露光とマスク露光により形成したレジスト像で第二の絶縁層(チャネル保護)104をTFT駆動配線上にのみ残るようにエッチングする。

#### 【0094】

ここでTFTは、転送能力向上と、TFT部の信号配線側電極とTFT駆動配線の重なりにより発生する寄生容量を低減するために、裏面露光を用いエッチストップパー型のTFTを形成している。

#### 【0095】

続いてCVD法により第一のオーミックコンタクト層105(例えばa-Si(n+)200Å)を、スパッタリング法により第二の導電層106(例えばAlNd/Mo 4000Å)を成膜し、ウエットエッチング法で、放射線検出素子用蓄積コンデンサの上電極と、TFTの各ソース、ドレイン電極及び信号配線を形成し、引き続き同レジスト像を用いドライエッチングにより、第一のオーミックコンタクト層105のソース・ドレイン分離、及び第一の高抵抗半導体層103をエッチングし、素子分離を行う。

#### 【0096】

次に平坦化膜として第三の絶縁層107(例えば有機膜BCB(ベンゾシクロブテ

ン) や P I (ポリイミド) を形成し、コンタクトホールを各放射線検出素子用蓄積コンデンサの上電極上に形成する。引き続き第三の導電層 108 (例えば AlNd/Mo 2000Å) をスパッタリング法により成膜し、各放射線検出素子用蓄積コンデンサの上電極と接続し、放射線検出素子の下電極を形成する。

#### 【0 0 9 7】

本実施形態では、放射線検出素子の下電極が、少なくとも T F T 領域の T F T 駆動配線と、ソース・ドレイン電極、及び信号配線とが重ならない部分を除いて形成する形状としている。

#### 【0 0 9 8】

その上に直接変換材料 118 として a-Se を形成する。さらにスパッタリング法により第四の導電層 112 (例えば Mo/Al/Mo 4000Å) を成膜し T F T 領域のみ開口形状のバイアス配線 204 とする。その後上面に保護層 113 (例えば SiN と有機膜) を形成し、電気検査を行い、欠陥部分のレーザーリペアを施す。

#### 【0 0 9 9】

次にリペア方法について説明する。リペア方法は、図 2 0 の模式的断面図に示すような T F T 領域の上にある金属膜を除いて形成した構成を用いて説明する。

#### 【0 1 0 0】

図 2 1 において、1 は T F T、13 は放射線変換素子の下電極、10 はコンタクトホール、203 は信号配線、201 は T F T の駆動配線、11 はリペアのイメージ、12 は欠陥 (異物によるリーク) のイメージである。

#### 【0 1 0 1】

放射線検出素子のリークや、T F T 1 のリーク、信号配線 203 と T F T 駆動配線 201 間のリークや蓄積用コンデンサのリークなどの欠陥リペアでは各信号配線 203、T F T 駆動配線 201 とを電氣的に分断するために、主に T F T 領域で配線の切断を行うのが好ましい。

#### 【0 1 0 2】

T F T 駆動用配線 201 は 1 ライン中一箇所断線が起ころうとも、両側にゲートドライバを配置することで、問題は無い。

#### 【0 1 0 3】



これに対して信号配線203を切断すると信号処理に支障をきたす、もしくは処理が複雑になるので本実施形態では信号配線203以外を切断し、リペアする例を挙げる。

#### 【0 1 0 4】

上述したようにレーザーによるリペアでは、レーザー照射部分に複数の金属膜が存在すると、条件によっては、溶解時にそれらの金属がショートするため、2つ以上の配線が重ならない部分でリペアをするのが好ましく、リペアを行う配線部分に金属膜（第三の導電層）や厚膜のSi膜（第二の高抵抗半導体層）が存在していると、切断の加工精度が低下したり、切断できなかったりといった不具合が発生する。

#### 【0 1 0 5】

本実施形態では、安定したリペアを行うために、図21中の太線（放射線検出素子の下電極13）で示すようにTF T領域のリペア箇所（複数の配線が重ならない領域）上面に開口を持たせている。

#### 【0 1 0 6】

図21では、放射線検出素子の下電極13が、TF T領域で開口するように形成している。

#### 【0 1 0 7】

これにより放射線検出素子のリーク、TF T1のリーク、蓄積用コンデンサのリーク、信号配線203とTF T駆動配線201のクロス部リークが発生した際に、TF T駆動配線201、及びソース・ドレイン電極の切断を行う。

#### 【0 1 0 8】

本実施形態によれば、少なくとも、第一の高抵抗半導体層を含むTF Tとその上面の第二の高抵抗半導体層と電極を含む光検出素子と、からなる放射線検出装置において、光検出素子の素子内ショートや、TF Tショート等に代表される欠陥部分のレーザーリペアによる加工が安定する。

#### [第五の実施形態]

本実施形態では、平坦化膜と金属膜4層を用いてスイッチ用TF T・MIS型光検出素子・MIS型光検出素子に発生した電荷を受けるゲートとその電荷量に応じた

信号を読み出すためのソース・ドレイン電極からなる読み出し用の T F T を形成した放射線検出装置の例を、図 2 2 を用いて説明する。

#### 【 0 1 0 9 】

図 2 2 は、本実施形態による放射線検出装置の模式的等価回路図である。図 2 2 において、スイッチ素子としての T F T （本実施形態ではスイッチ用）の共通の駆動配線 201 は T F T 1 の O N 、 O F F を制御するゲートドライバ 2 に接続されている。さらに T F T 1 のソース・若しくはドレイン電極は、読み出し用 T F T 1 4 を介して共通の信号配線 203 に接続されており、信号配線 203 はアンプ I C 3 に接続されている。また、光検出素子 4 の一方の電極は図不指示の共通電極ドライバに接続されており、他方の電極は読み出し用 T F T 1 4 の制御電極と接続されている。また、リセット用の T F T 1 5 のソースもしくはドレインの一方は読み出し用 T F T 1 4 の制御電極に、他方はリセット配線と接続されている。

#### 【 0 1 1 0 】

被検体に向けて入射された放射線は、被検体により減衰を受けて透過し、蛍光体層で可視光に変換され、この可視光が光変換素子 4 に入射し、電荷に変換される。この電荷は、読み出し用 T F T 1 4 の制御電極に対し光照射量に見合った電位変動を発生させる。この電位変動により読み出し用 T F T 1 4 を流れる電流量が変化し、信号配線 203 を通じて読み出すことができる。スイッチ素子としての T F T 1 は、読み出し用 T F T 1 4 のソース・ドレイン間に電圧を印加するスイッチ用として使用している。また、ゲート駆動パルスにより T F T 1 を介して信号配線 203 に転送され、アンプ I C 3 により外部に読み出される。信号読み出し後にリセット用の T F T 1 5 を駆動させ、リセット配線 205 を通じてリセット T F T 1 5 と接続された光検出素子 4 の電極に電圧を印加することで、光検出素子 4 に蓄積された電荷を除去することができる。

#### 【 0 1 1 1 】

このような、ソースフォロワータイプの放射線検出器では、第一の高抵抗半導体層を含む T F T と第二の高抵抗半導体層を含む光検出素子の他に、複数のトランジスタ（例えば、本実施形態では読み出し用の T F T やリセット用 T F T ）を配置する必要がある。また、回路内にコンデンサを配置することも可能である。

このような場合は、前述のように平坦化膜と金属膜4層で形成することで設計のバリエーションを増やすことができる。例えば、スイッチ用 T F T ・リセット用 T F T ・コンデンサは下層で形成し、光検出素子と読み出し用トランジスタは上層で形成するなど配置は自由に可能である。

#### 【0 1 1 2】

しかし、同時に、特に下層で形成した T F T で発生した欠陥により配線がショートした場合、上層に配置した例えば光検出素子や読み出し用 T F T によりレーザーによるリペアができなくなる。そこで、下層の特に T F T 領域上面は、例えば光検出素子や読み出し用 T F T を構成する金属膜や第二の高抵抗半導体層を除去することで、レーザーリペアによる加工が安定する。

#### 【0 1 1 3】

本実施形態によれば、少なくとも、第一の高抵抗半導体層を含む T F T （例えばスイッチ T F T やリセット T F T ）とその上面の第二の高抵抗半導体層と電極を含む光検出素子と、からなる放射線検出装置において、光検出素子の素子内ショートや、T F T ショート等に代表される欠陥部分のレーザーリペアによる加工が安定する。

#### 【0 1 1 4】

以上、本発明の実施形態について説明したが、本発明の好適な実施の態様を以下のとおり列挙する。

##### [実施態様 1]

少なくとも第一の半導体層を含むスイッチ素子と第二の半導体層を含む変換素子と、該スイッチ素子に接続された駆動配線及び該変換素子に接続された信号配線とを有する放射線検出装置であって、前記駆動配線と前記スイッチ素子の電極、及び前記信号配線とが重ならない部分に、前記変換素子が開口を持っていることを特徴とする放射線検出装置。

##### [実施態様 2]

実施態様 1 に記載の放射線検出装置において、前記変換素子は光検出素子からなり、前記開口は、該光検出素子の電極を配置しないことで形成されていることを特徴とする放射線検出装置。

## [実施態様 3]

実施態様 1 に記載の放射線検出装置において、前記開口は、少なくとも前記第二の半導体層が前記スイッチ素子領域外よりも薄いまたは完全に無いことで形成されていることを特徴とする放射線検出装置。

## [実施態様 4]

実施態様 1 に記載の放射線検出装置において、前記スイッチ素子は T F T からなり、前記変換素子は光検出素子からなり、前記 T F T のソース・ドレイン間のアクティブ領域の上面に、前記光検出素子の光検出領域が配置されていることを特徴とする放射線検出装置。

## [実施態様 5]

実施態様 1 に記載の放射線検出装置において、前記スイッチ素子は T F T からなり、前記変換素子は光検出素子からなり、該光検出素子を制御するバイアス配線と前記 T F T の駆動配線とが交差する領域で、交差部分と前記光検出素子の電極との間の間隔が広がっていることを特徴とする放射線検出装置。

## [実施態様 6]

実施態様 1 に記載の放射線検出装置において、前記変換素子は光検出素子からなり、前記光検出素子が少なくとも絶縁膜、高抵抗半導体層、オーミックコンタクト層の 3 つの層で構成されており、更に前記光検出素子の上部に放射線を可視光に変換する変換層が配置されていることを特徴とする放射線検出装置。

## [実施態様 7]

実施態様 1 に記載の放射線検出装置において、前記変換素子は光検出素子からなり、前記光検出素子が少なくとも n 型半導体層、高抵抗半導体層、p 型半導体層の 3 つの層で構成されており、更に前記光検出素子の上部に放射線を可視光に変換する変換層が配置されていることを特徴とする放射線検出装置。

## [実施態様 8]

実施態様 1 に記載の放射線検出装置において、前記変換素子は光検出素子からなり、前記光検出素子が放射線を直接光電変換する放射線検出素子であることを特徴とする放射線検出装置。

## [実施態様 9]

少なくとも、第一の高抵抗半導体層を含む T F T と、その上層の第二の高抵抗半導体層を含む光検出素子、とを備えた放射線検出装置の T F T 領域において、少なくとも T F T 駆動配線と T F T ソース・ドレイン電極、及び信号配線とが重ならない部分の各配線上面に、前記光検出素子が開口を持っている放射線検出装置のリペア方法であって、前記 T F T 駆動配線、前記 T F T ソース・ドレイン電極、及び前記信号配線の少なくとも一つを前記開口部分で切断することを特徴とする放射線検出装置のリペア方法。

#### 【実施態様 1 0】

実施態様 9 に記載の放射線検出装置のリペア方法において、前記光検出素子を制御するバイアス配線と前記 T F T 駆動配線とが交差する領域で、交差部分と光検出素子の電極との間の間隔が広がっており、前記光検出素子を制御するバイアス配線を前記間隔が広がった領域で切断することを特徴とする放射線検出装置のリペア方法。

#### 【0 1 1 5】

#### 【発明の効果】

以上説明したように、本発明によれば、第一の半導体層を含むスイッチ素子とその上面の第二の半導体層を含む変換素子と、該スイッチ素子に接続された駆動配線及び該変換素子に接続された信号配線とを有する放射線検出装置において、リーク等の欠陥が発生しても、欠陥部分のレーザーリペアによる加工を安定して行うことが可能となり、生産歩留まりの高い放射線検出装置を提供できる。

#### 【図面の簡単な説明】

#### 【図 1】

第一の実施形態による放射線検出装置の模式的等価回路図である。

#### 【図 2】

第一の実施形態による放射線検出装置の模式的断面図である。

#### 【図 3】

第一の実施形態による放射線検出装置の模式的断面図である。

#### 【図 4】

第一の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 5】**

第二の実施形態による放射線検出装置の模式的等価回路図である。

**【図 6】**

第二の実施形態による放射線検出装置の模式的断面図である。

**【図 7】**

第二の実施形態による放射線検出装置の模式的断面図である。

**【図 8】**

第二の実施形態による放射線検出装置の模式的断面図である。

**【図 9】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 0】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 1】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 2】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 3】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 4】**

第二の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 5】**

第三の実施形態による放射線検出装置の模式的断面図である。

**【図 1 6】**

第三の実施形態による放射線検出装置の模式的断面図である。

**【図 1 7】**

第三の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 8】**

第三の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

**【図 1 9】**

第四の実施形態による放射線検出装置の模式的等価回路図である。

【図 2 0】

第四の実施形態による放射線検出装置の模式的断面図である。

【図 2 1】

第四の実施形態による放射線検出装置の 1 画素領域の模式的平面図である。

【図 2 2】

第五の実施形態による放射線検出装置の模式的等価回路図である。

【符号の説明】

- 1    T F T
- 2    ゲートドライバ
- 3    アンプ IC
- 4    光検出素子
- 5    共通電極ドライバ
- 6    放射線
- 7    放射線検出素子
- 8    蓄積用コンデンサ
- 9    光検出素子の下電極
- 10    コンタクトホール
- 11    リペアのイメージ
- 12    欠陥(異物によるリーク)のイメージ
- 13    放射線変換素子の下電極
- 14    読み出し用 T F T
- 15    リセット用 T F T
- 100    ガラス基板
- 101    第一の導電層
- 102    第一の絶縁層
- 103    第一の高抵抗半導体層
- 104    第二の絶縁層
- 105    第一のオーミックコンタクト層

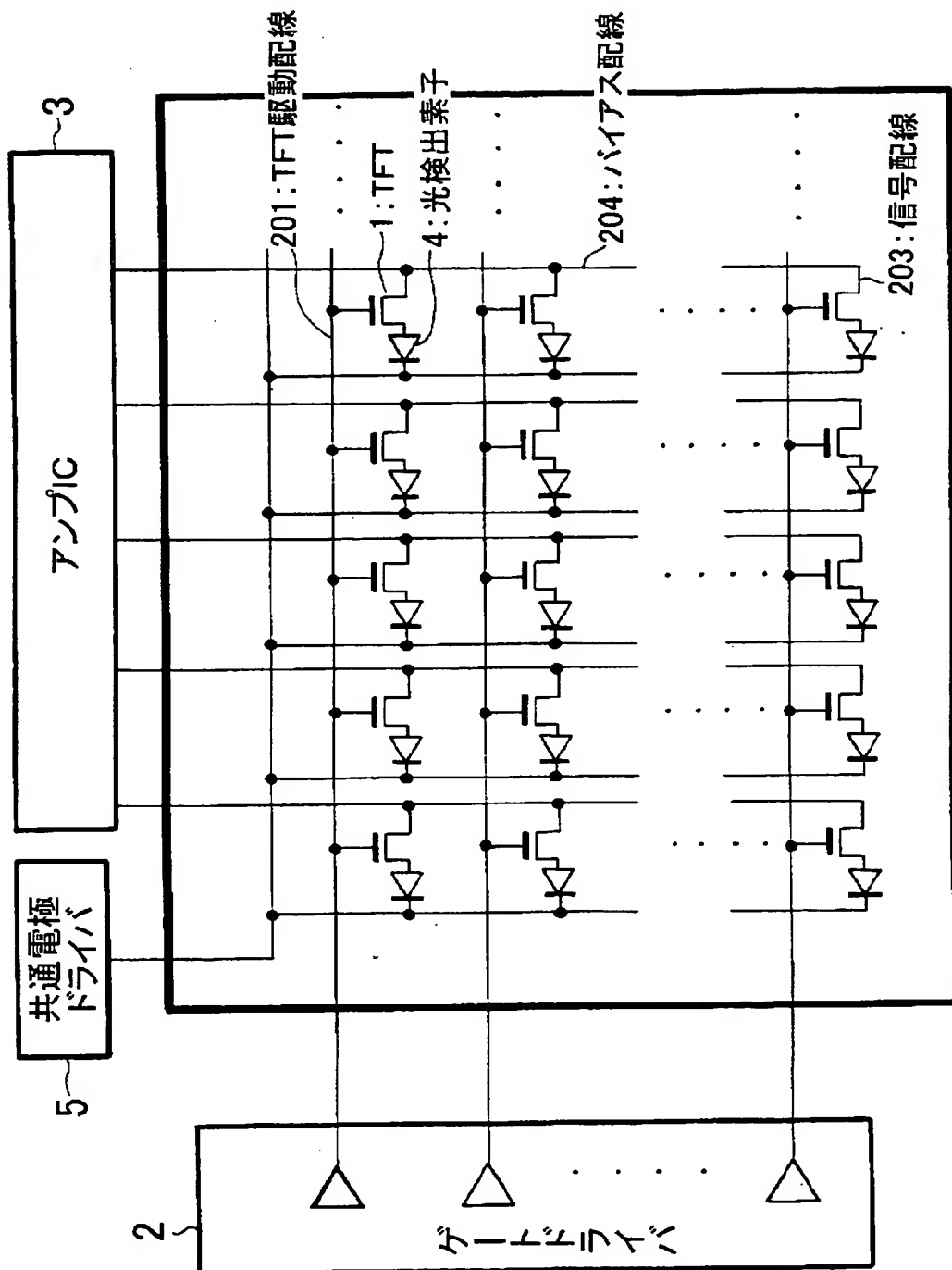
- 1 0 6 第二の導電層
- 1 0 7 第三の絶縁層
- 1 0 8 第三の導電層
- 1 0 9 第一の n 型半導体層
- 1 1 0 第二の高抵抗半導体層
- 1 1 1 第一の p 型半導体層
- 1 1 2 第四の導電層
- 1 1 3 保護層
- 1 1 4 蛍光体層
- 1 1 5 第四の絶縁層
- 1 1 6 第二のオーミックコンタクト層
- 1 1 7 透明導電膜
- 1 1 8 直接変換材料
- 2 0 1 T F T 駆動配線
- 2 0 3 信号配線
- 2 0 4 バイアス配線
- 2 0 5 リセット配線



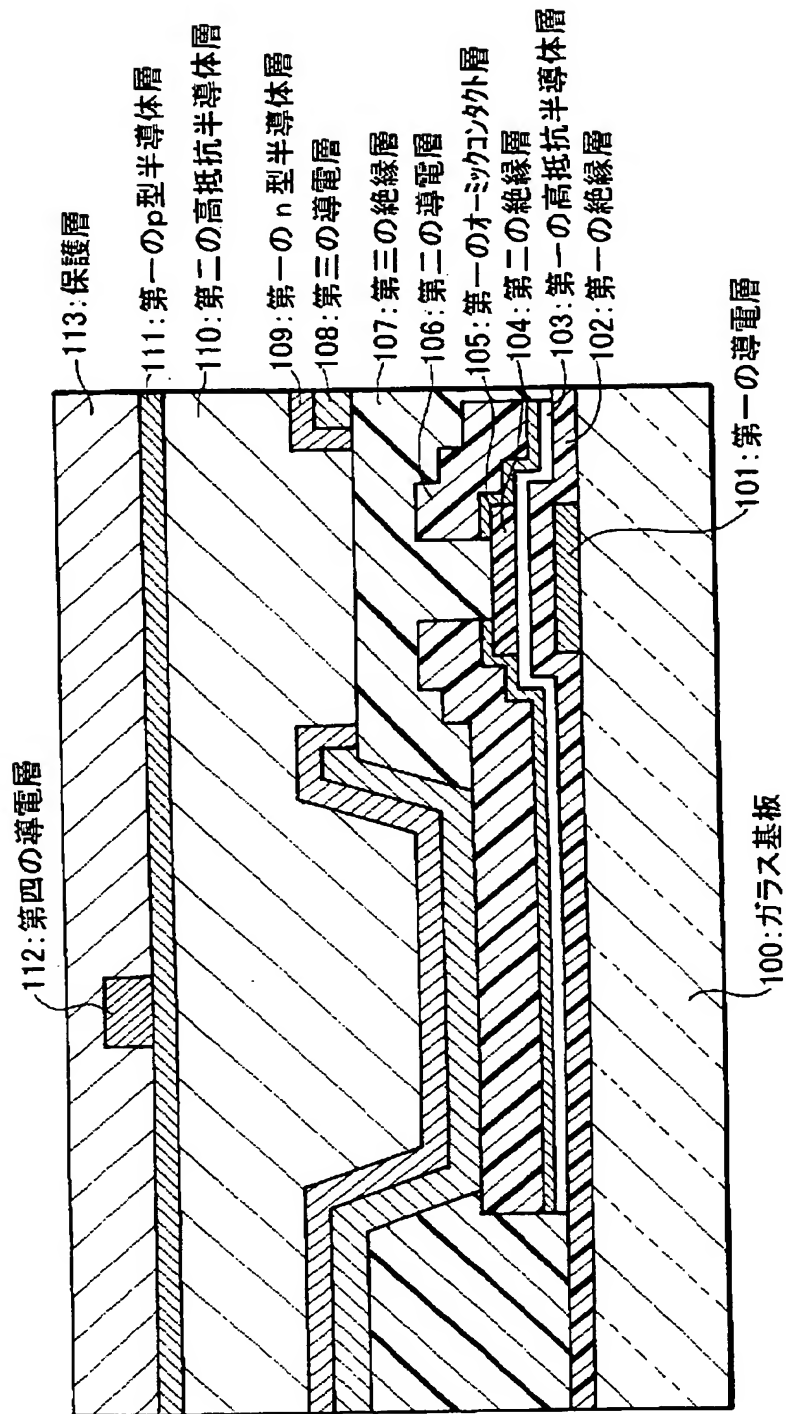
【書類名】

図面

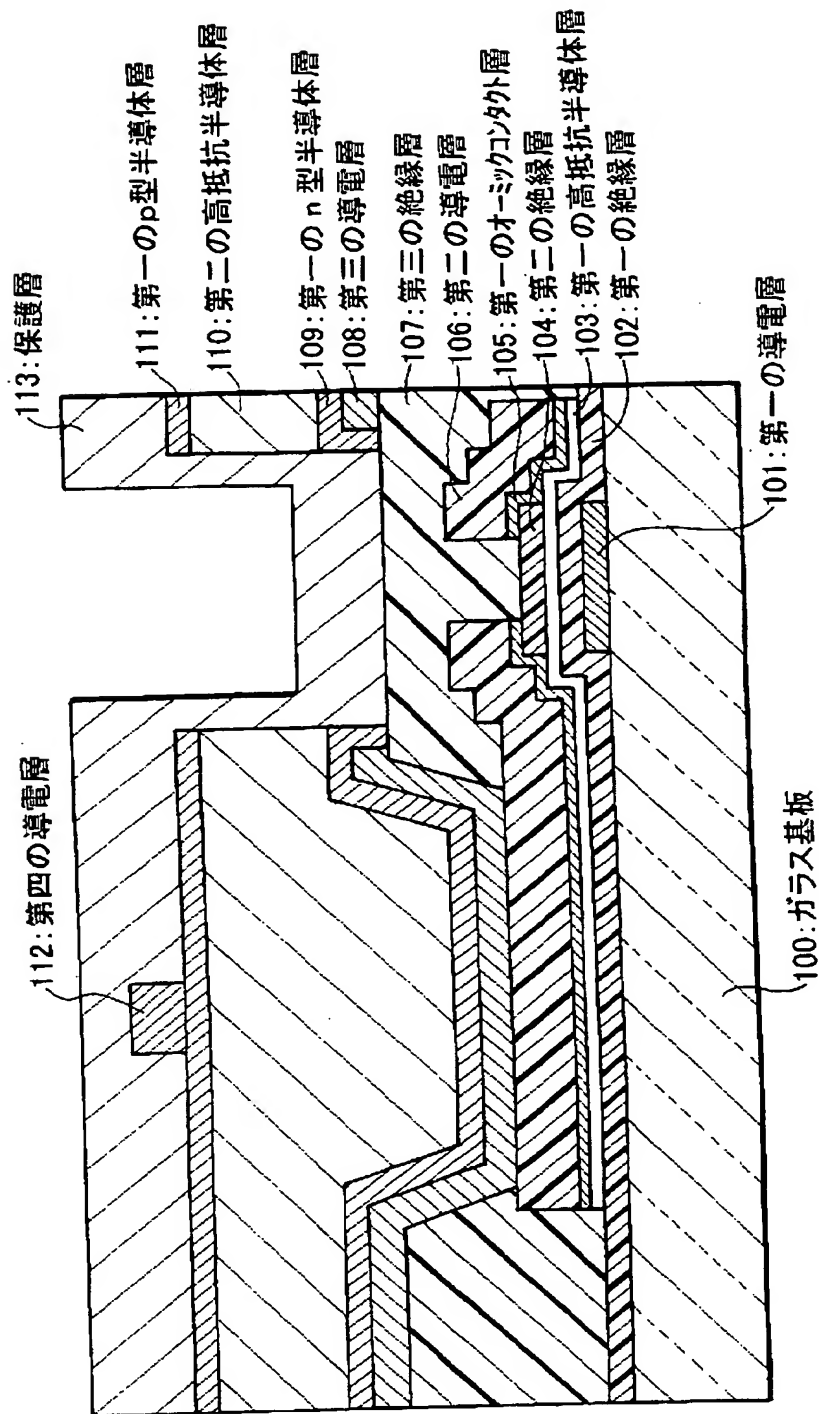
【図 1】



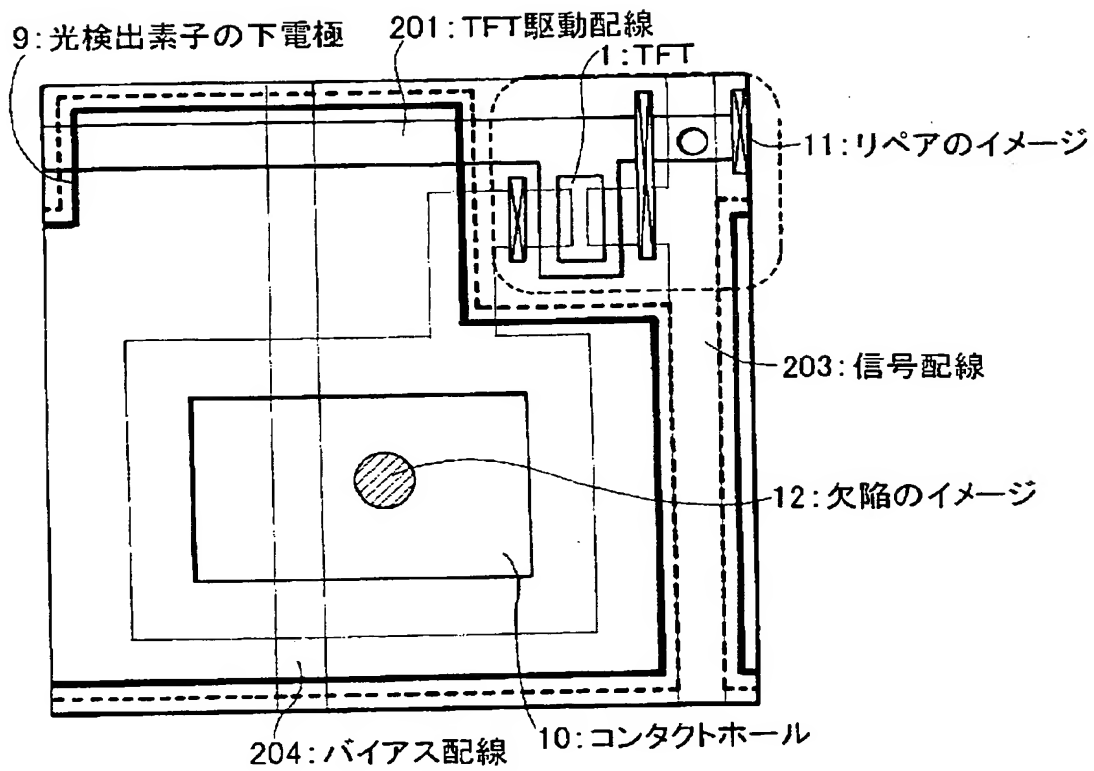
【図 2】



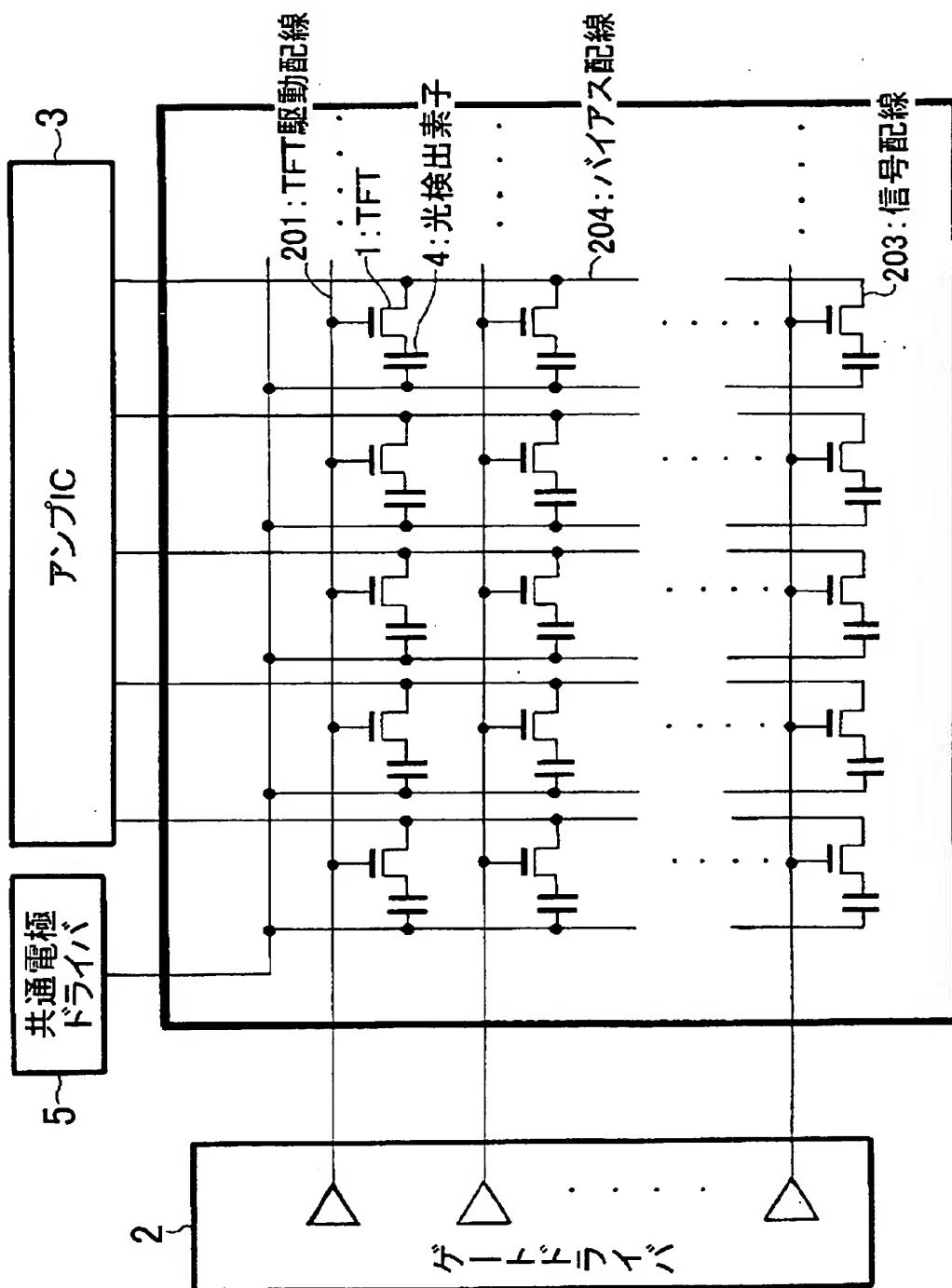
【図 3】



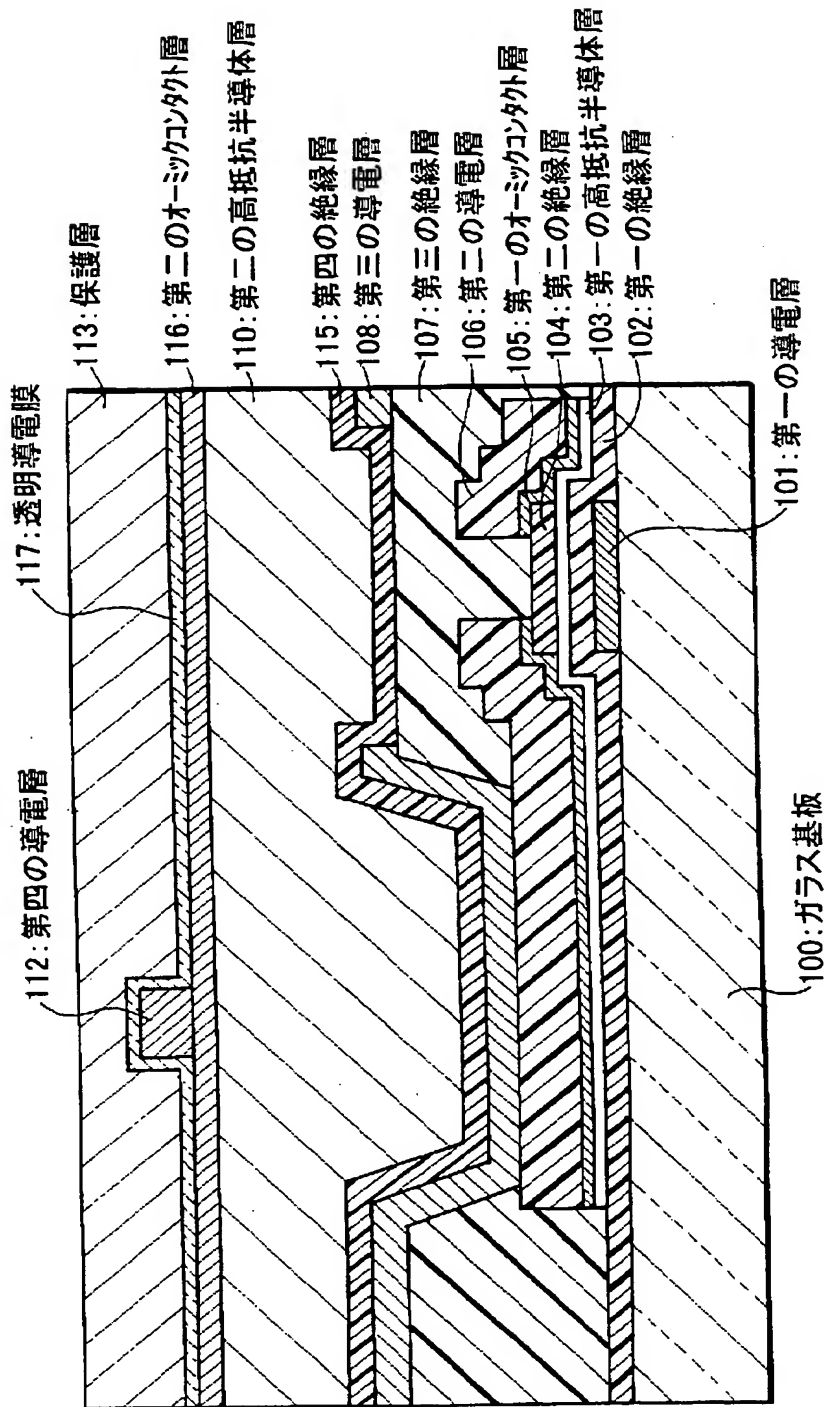
【図 4】



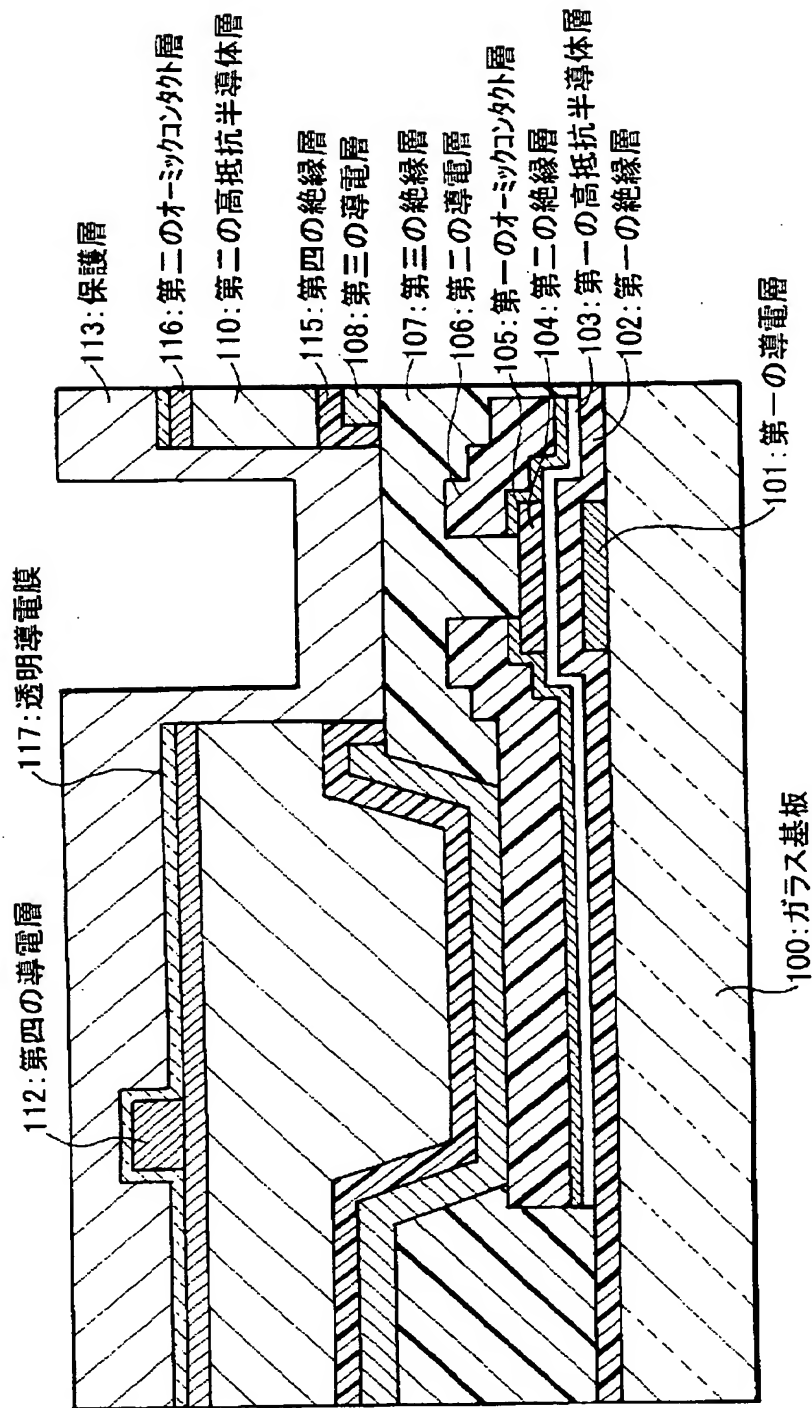
【図 5】



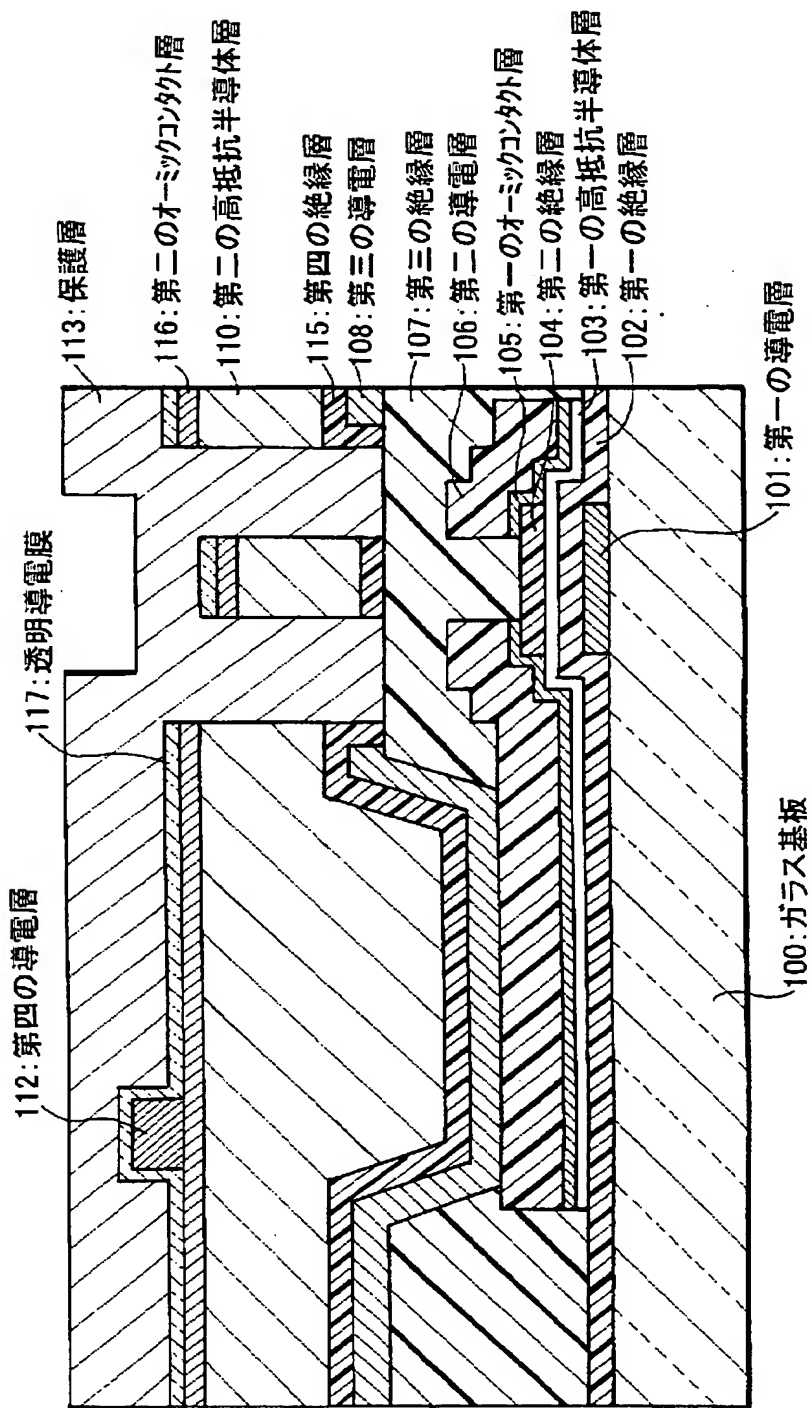
【図 6】



【図 7】

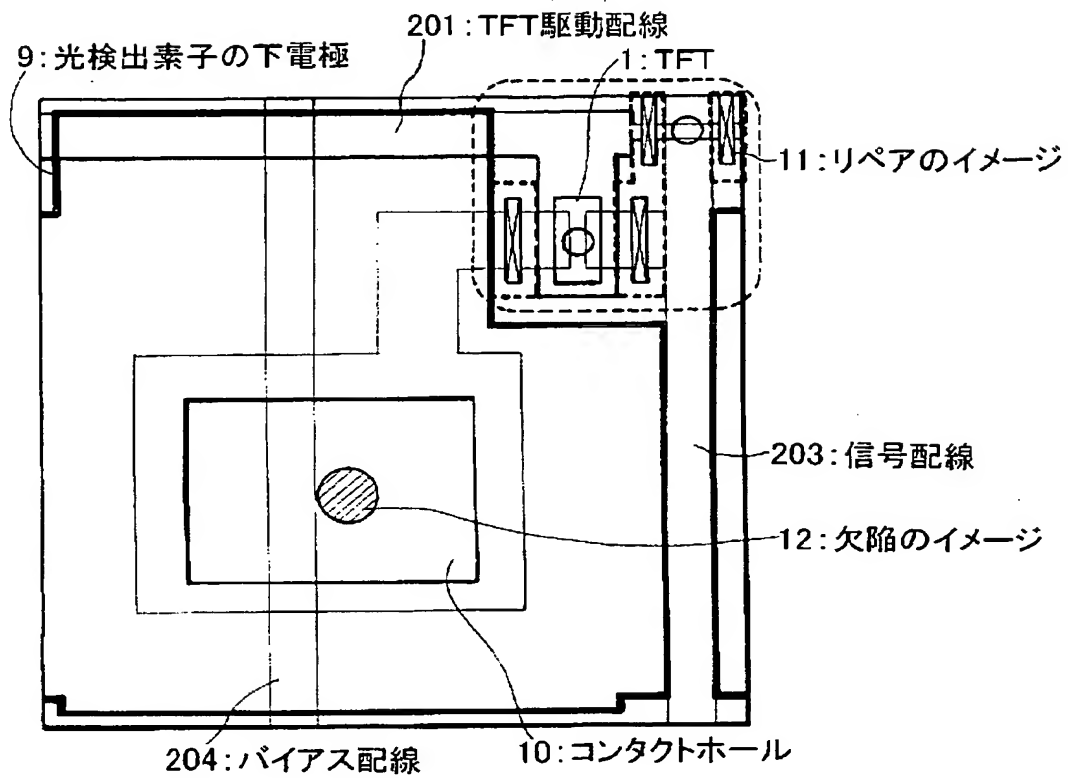


【図 8】

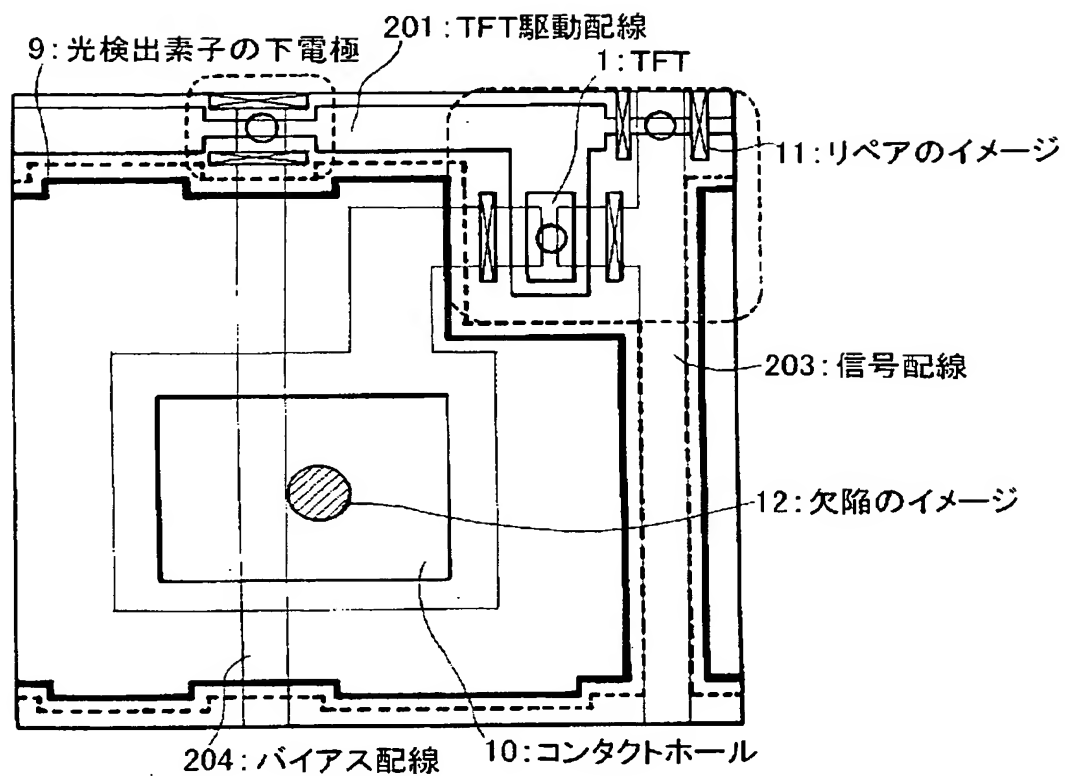




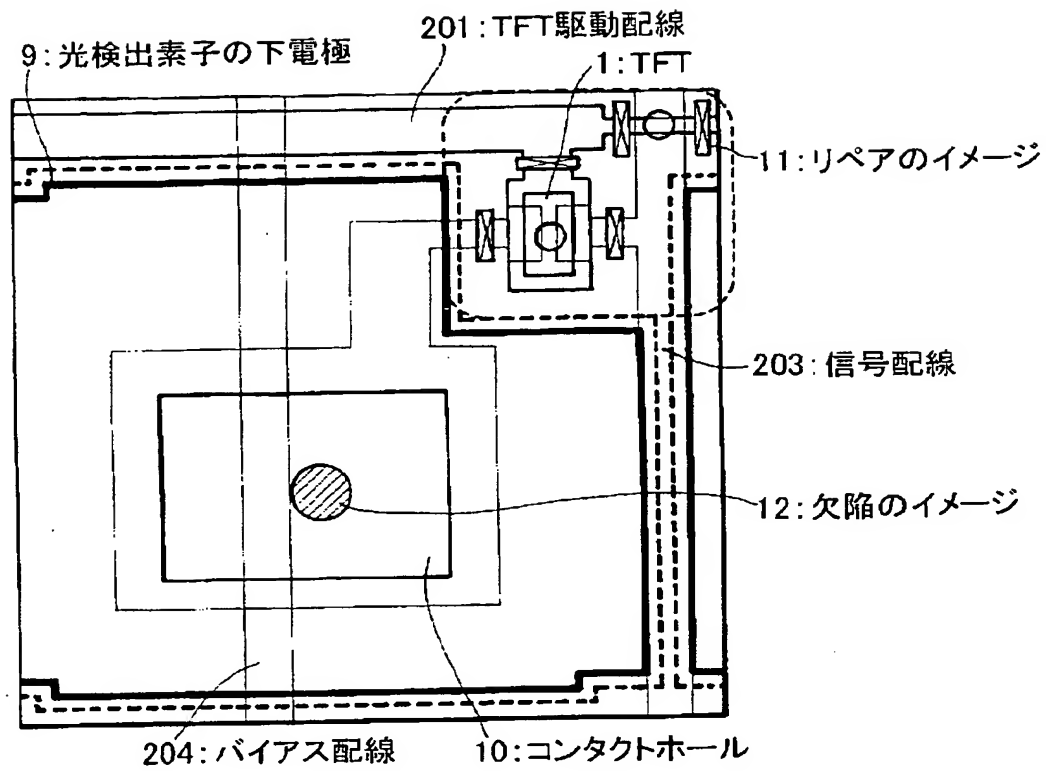
【図 9】



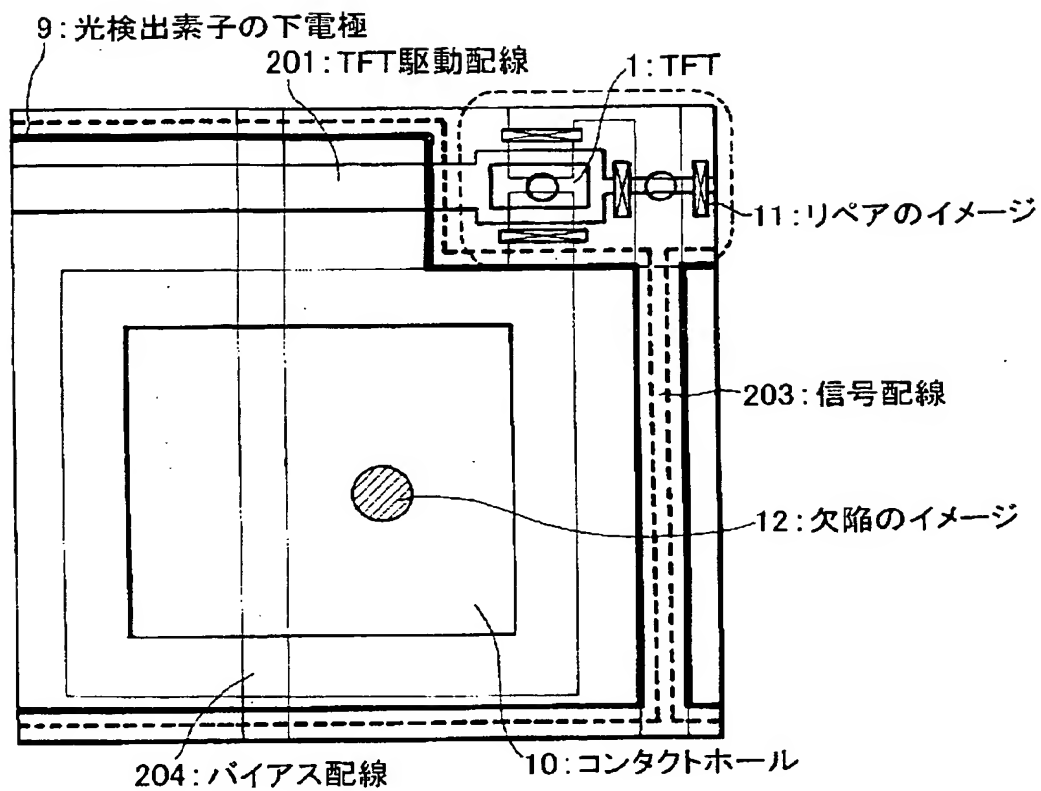
【図 10】



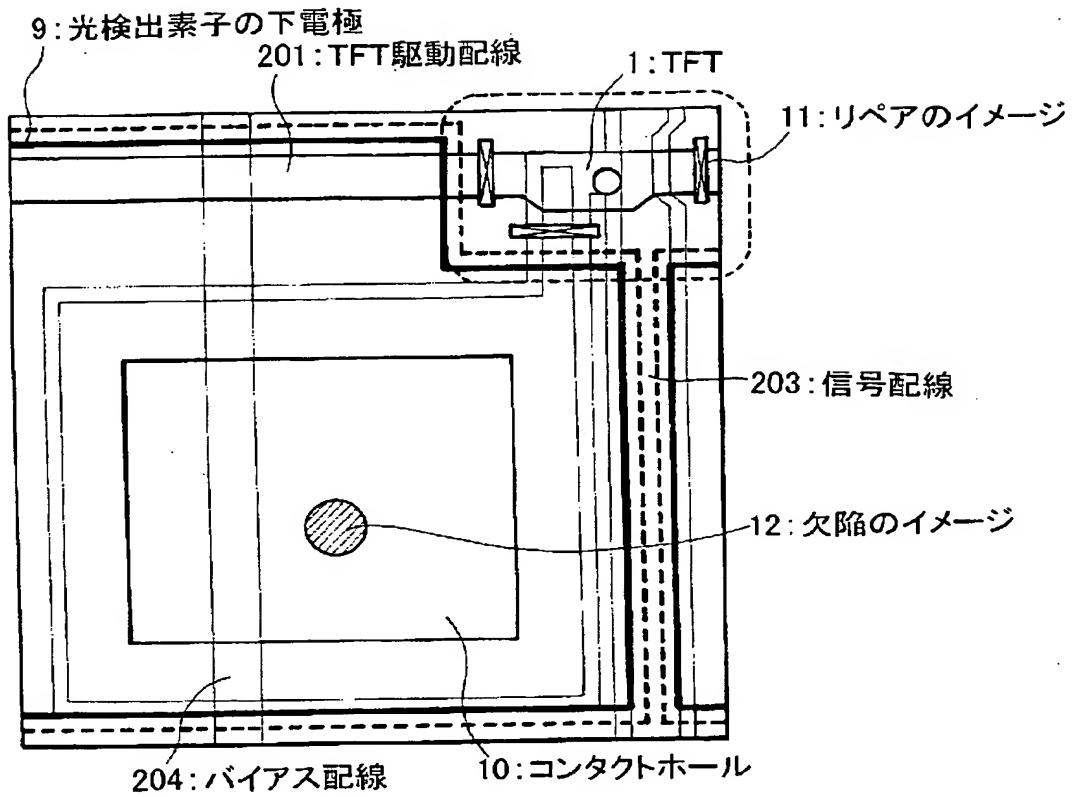
【図 11】



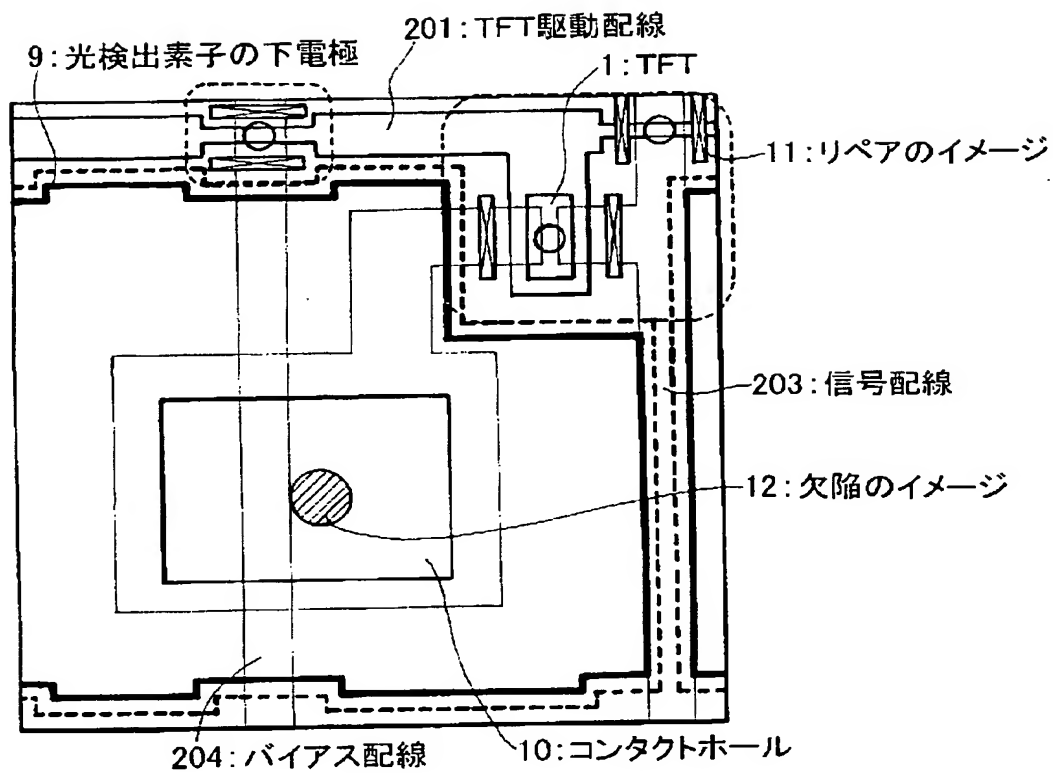
【図 12】



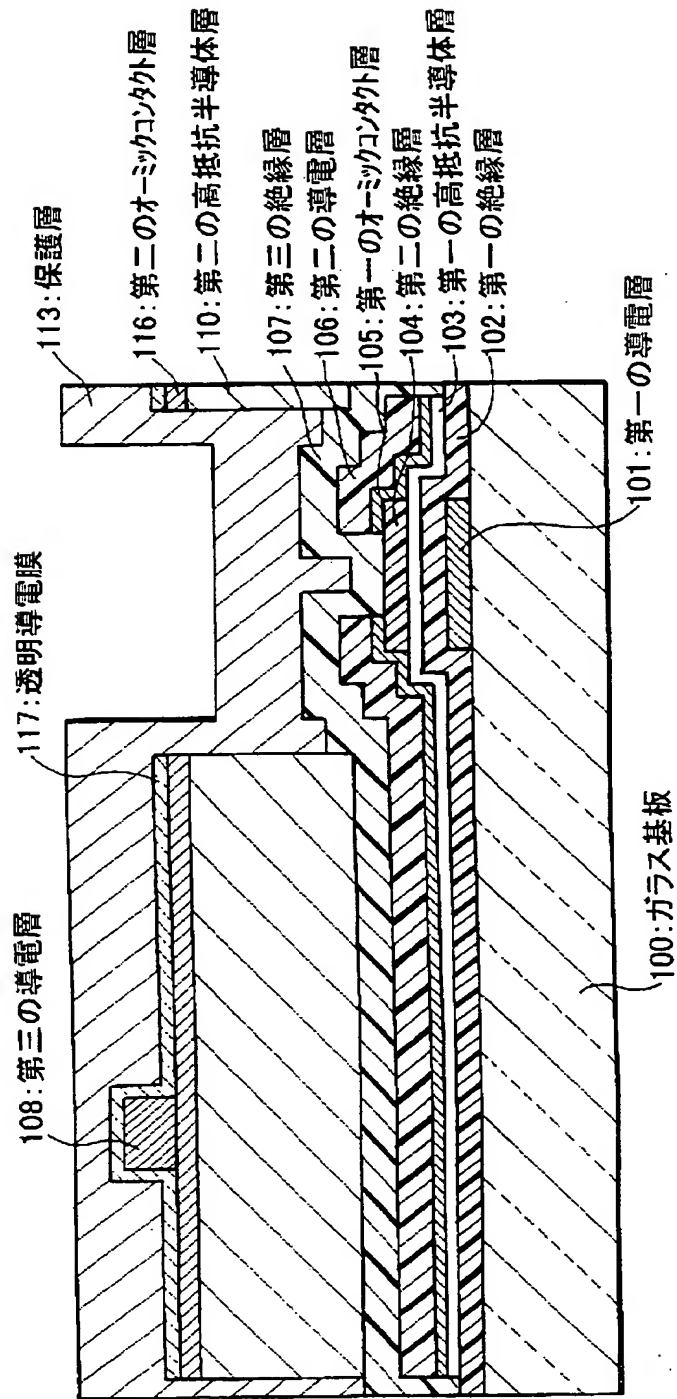
【図 13】



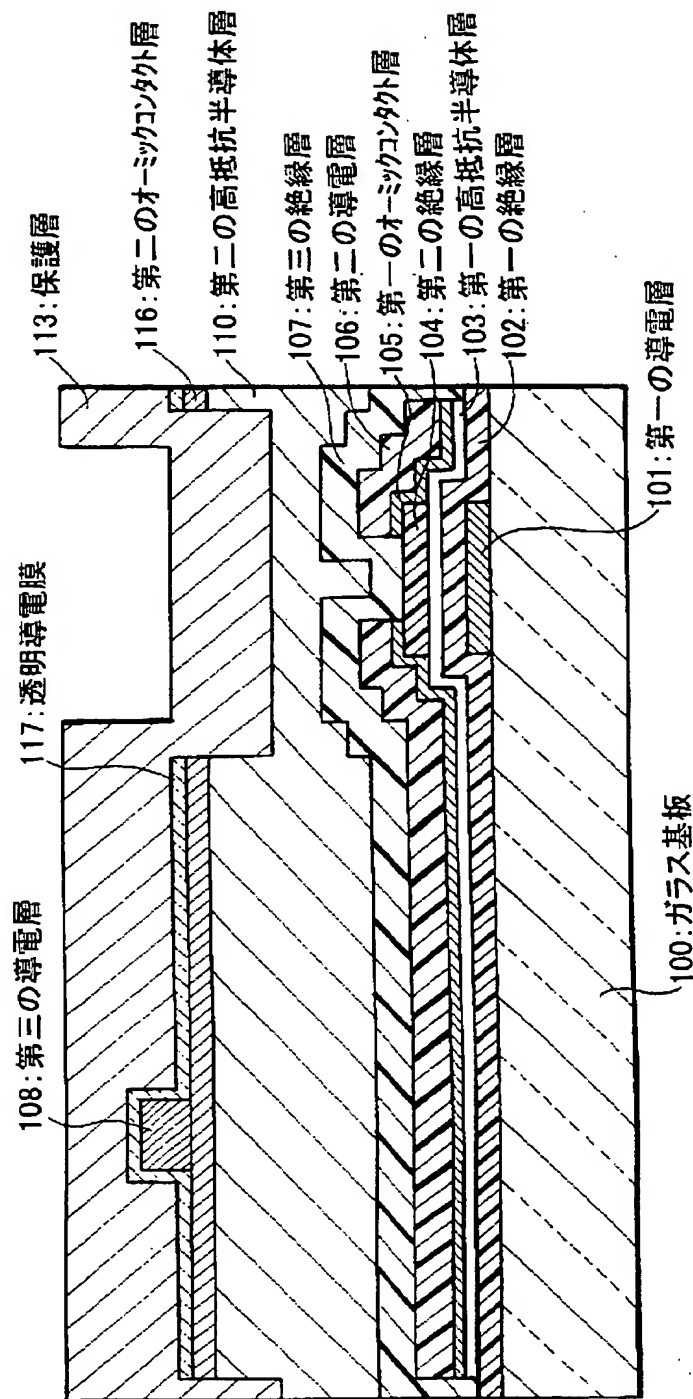
【図 14】



【図 15】

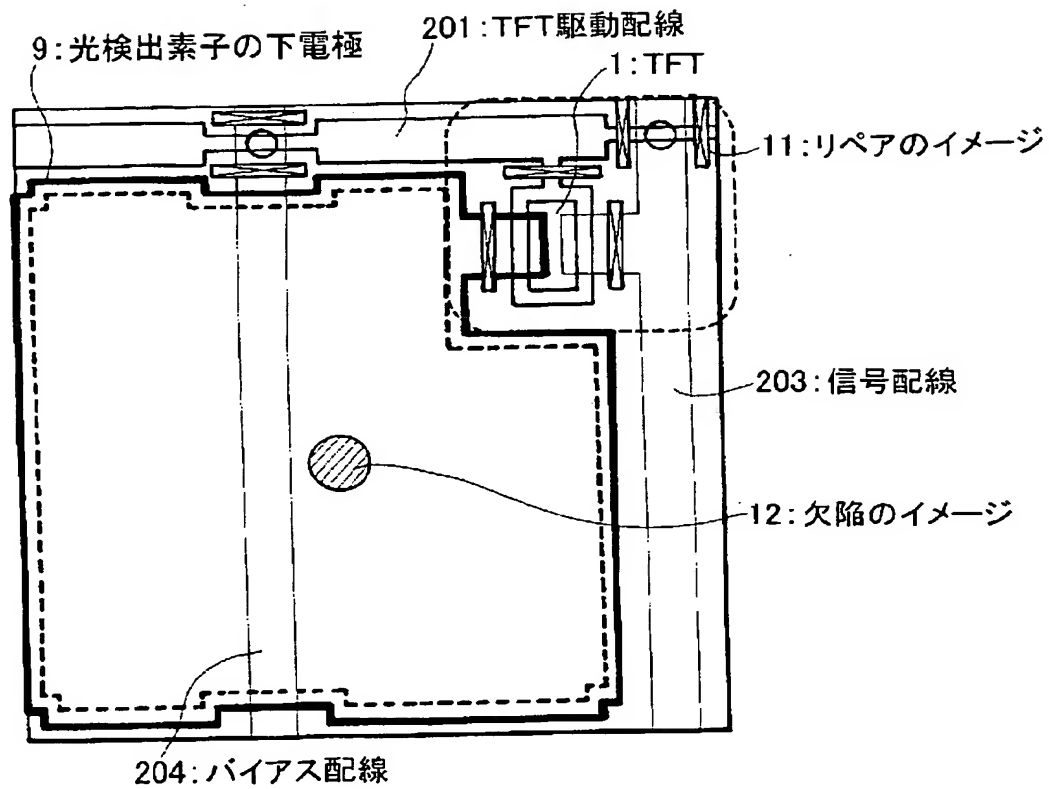


【図 16】

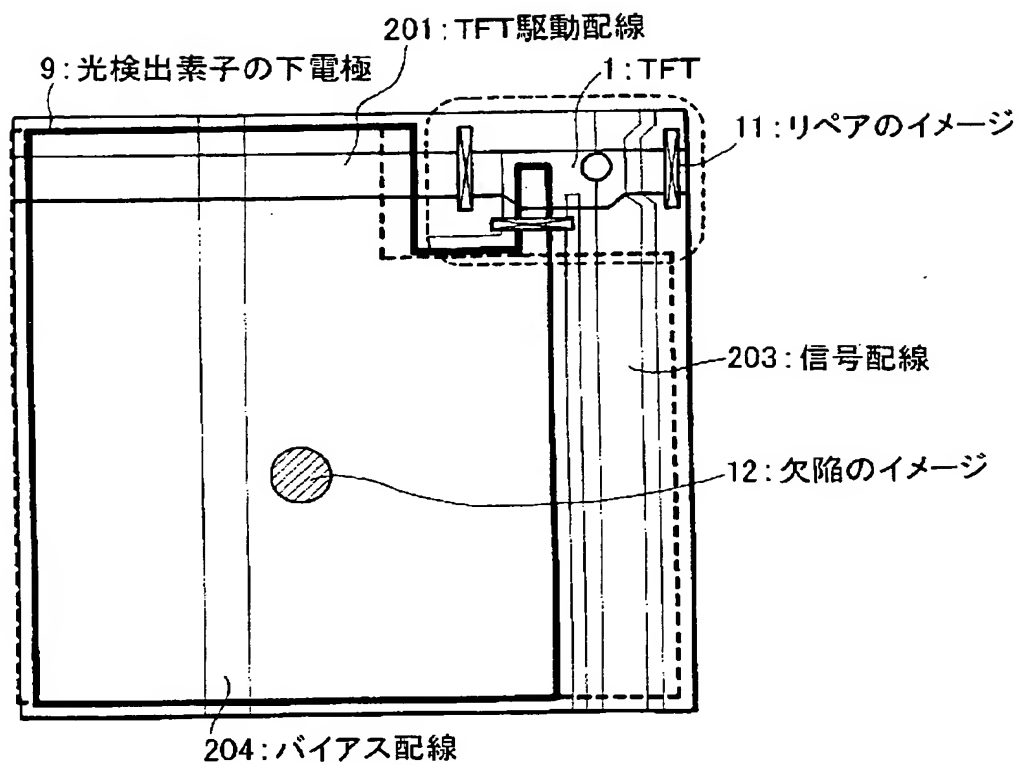




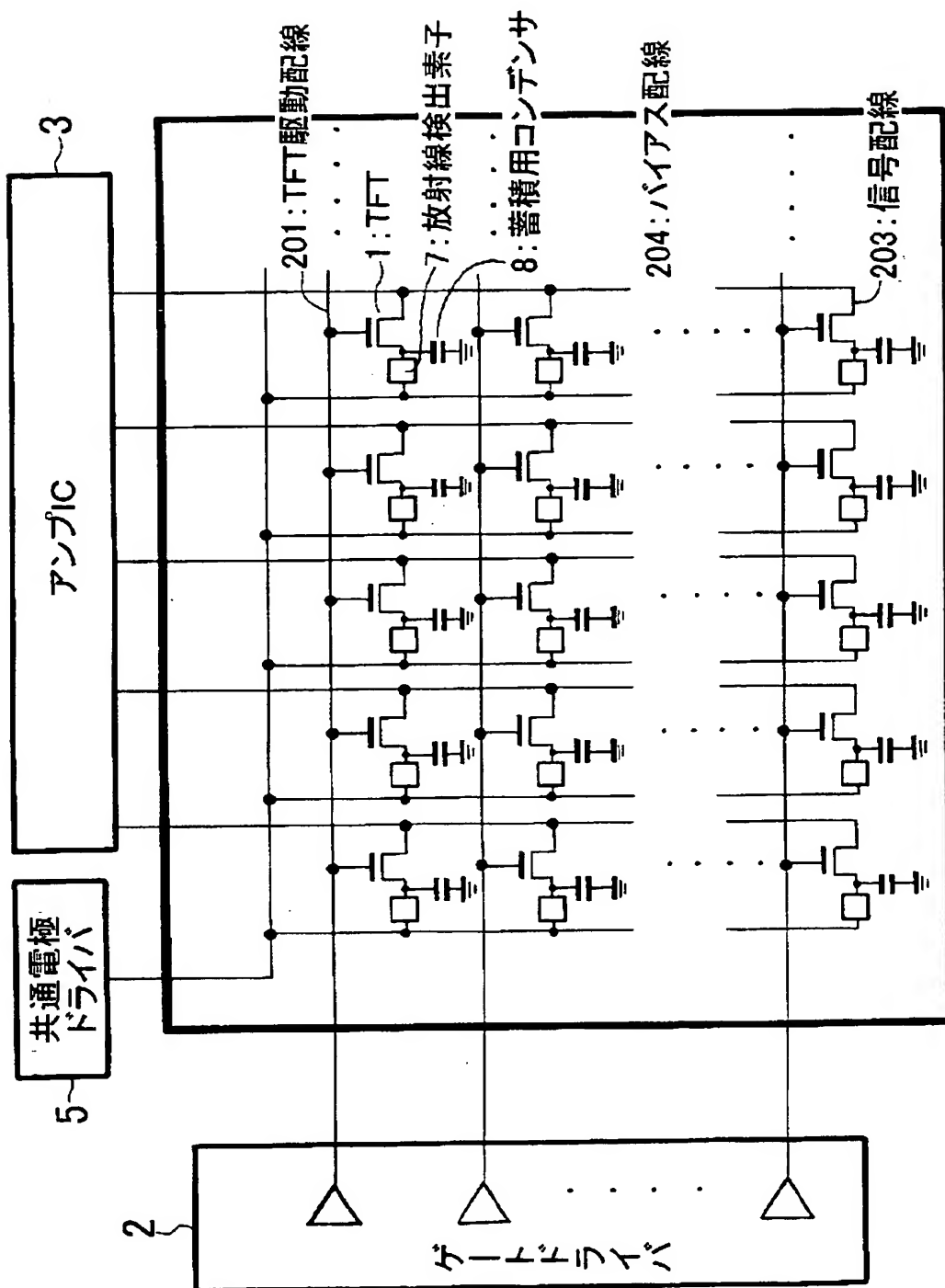
【図 17】



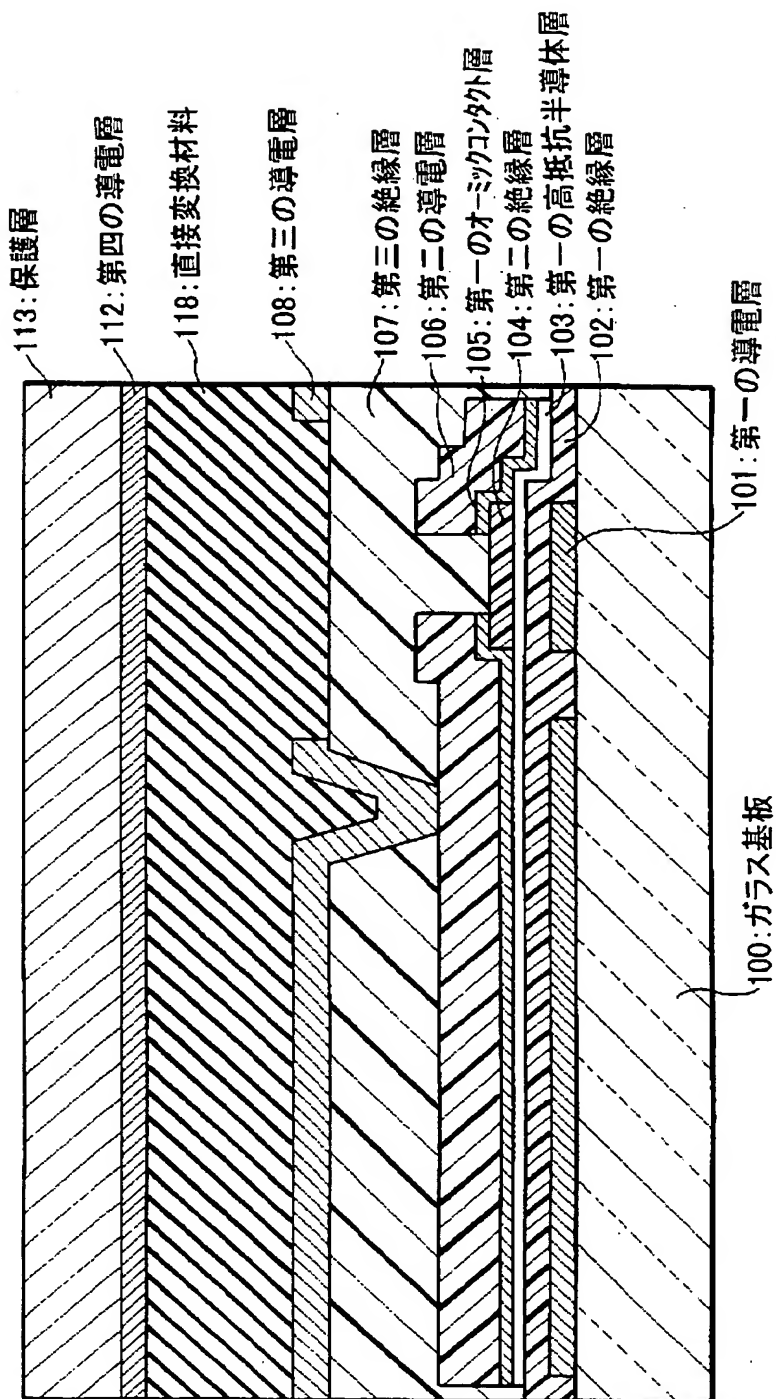
【図 18】



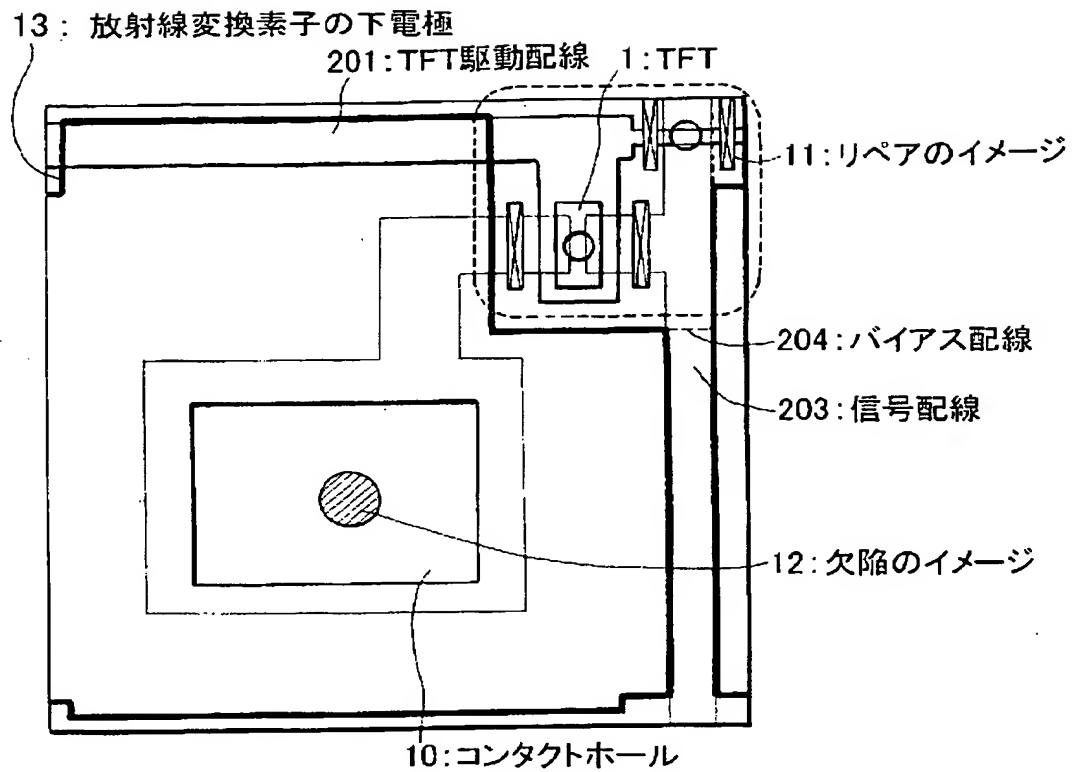
【図 19】



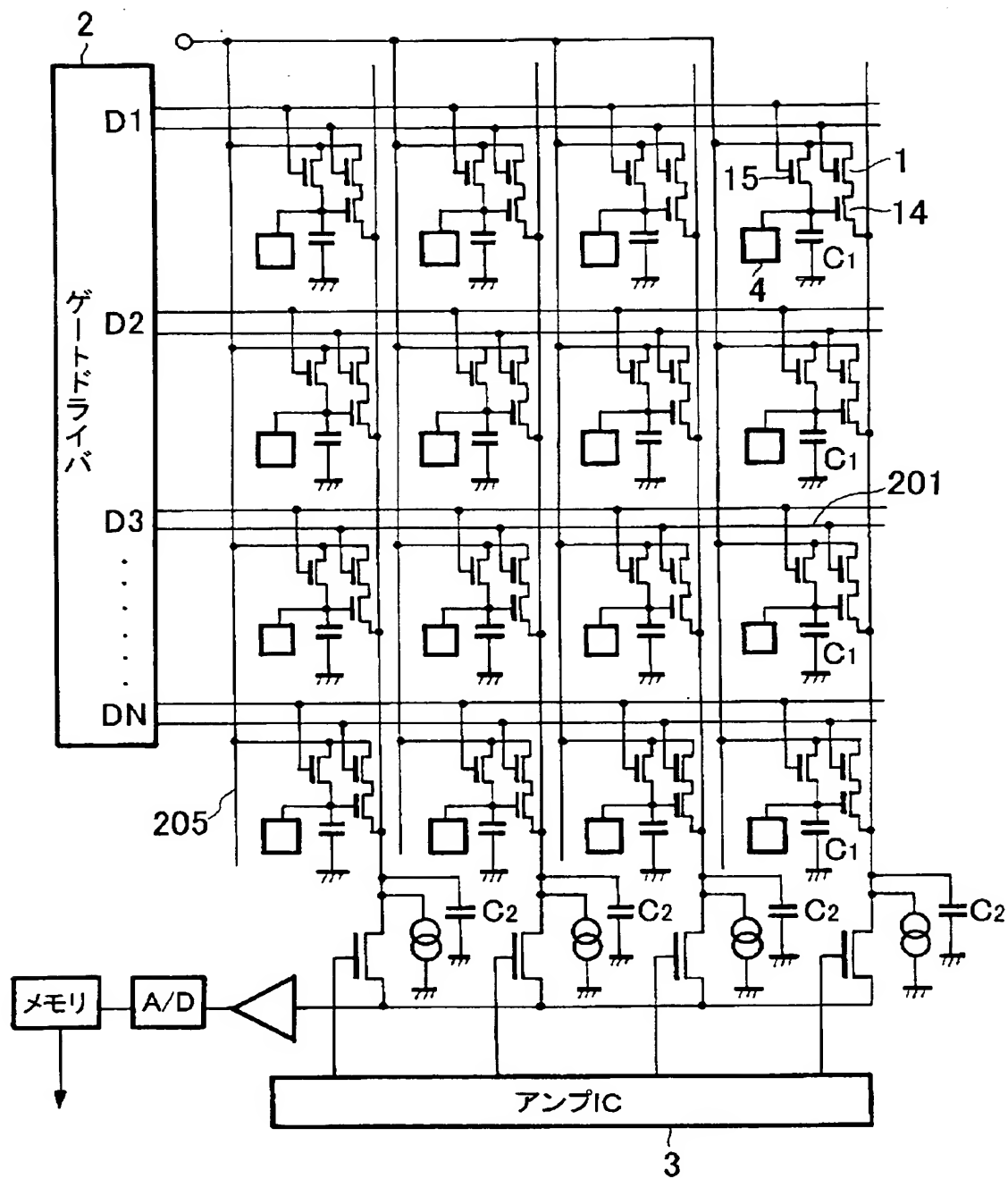
【図 20】



【図 21】



【図 22】



【書類名】 要約書

【要約】

【課題】 リーク等の欠陥が発生しても、欠陥部分のレーザーリペアによる加工を安定して行うことが可能となり、生産歩留まりの高い放射線検出装置を提供する。

【解決手段】 少なくとも T F T 駆動配線201と T F T ソース・ドレイン電極、及び信号配線203とが重ならない部分の各配線上面に、光検出素子の電極を配置しないことで開口を持たせる。開口は、第二の高抵抗半導体層の膜厚を光検出素子部分よりも薄膜化する、もしくは完全に除去するなどにより形成することもできる。

【選択図】 図 4

特願 2 0 0 2 - 3 2 9 6 5 3

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 1 0 0 7 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キヤノン株式会社